

## Receptor de GPS experimental para satélites de órbita baja

García, Javier G., Roncagliolo, Pedro A., López La Valle, Ramón G., Cogo, Jorge, Puga, Gerardo L., Smidt, Javier A., Muravchik, Carlos H.

Laboratorio de Electrónica Industrial, Control e Instrumentación, LEICI,  
Dto Electrotecnia, Facultad de Ingeniería, UNLP.  
Calle 48 y 116, 1900 La Plata,  
{jgarcia, agustinr, carlosm}@ing.unlp.edu.ar

**Resumen:** En este trabajo se presenta el diseño, la implementación y la validación de un receptor de GPS capaz de operar en un satélite de baja órbita. Se desarrolló tanto el hardware como el software necesario debiendo recurrir a diversas técnicas como diseño de circuitos de radio frecuencia y circuitos impresos para señales de alta velocidad, sincronización de señales de comunicaciones digitales, diseño de software de tiempo real y algoritmos de estimación no lineal. El desarrollo completo de un receptor de GPS con estas características, resultado de más de 10 años de trayectoria en la temática del grupo de trabajo, pone en evidencia el nivel de desarrollo que puede tener la electrónica realizada en el país. El receptor fue implementado y probado, pudiéndose verificar su correcto funcionamiento. Se muestran algunas de las pruebas realizadas, por simulación y con mediciones reales, que permitieron validar distintas etapas del diseño. Actualmente, este receptor forma parte del satélite argentino SAC-D de la CONAE a ser puesto en órbita en 2011.

**Palabras Clave:** recepción de GPS, sincronización, navegación, software de tiempo real, satélites de órbita baja.

## INTRODUCCIÓN

El Sistema de Posicionamiento Global (GPS) es un sistema de navegación basado en satélites que permite obtener información continua y en tiempo real sobre posición, velocidad y tiempo, con cobertura global, en cualquier condición climática. Para obtener la solución de posición es necesario disponer de un receptor de GPS sincronizado con las señales de al menos cuatro satélites del sistema [1, 2].

Las aplicaciones terrestres y marítimas del GPS han tenido un gran desarrollo, pues los avances en electrónica e integración permitieron reducir considerablemente el costo de los receptores. Además, puede utilizarse GPS también para la navegación aérea y espacial. En particular, el GPS se usa para la navegación en satélites de órbita baja (SBO), generalmente utilizados para observación de la tierra. Esta aplicación impone exigencias que hacen imposible el uso de receptores comerciales estándar. En efecto, el Departamento de Defensa de los EEUU exige la implementación en todos los receptores comerciales de cotas máximas de operación en altura y velocidad, incompatibles con la operación de un SBO. Otros factores que impiden el uso de un receptor convencional en este tipo de aplicación son la dinámica del vehículo y la radiación de alta energía a la que están sometidos los dispositivos en el espacio.

En este trabajo se describe el diseño, tanto en hardware como en software, de un receptor de GPS con las características necesarias para ser utilizado en un SBO, atendiendo a las limitaciones antes mencionadas. En cuanto al hardware el receptor consiste en una etapa de radiofrecuencia (RF) y una etapa de procesamiento digital integrada en una única placa de circuito impreso. En la etapa de RF se efectúa la recepción y digitalización de las señales de GPS. La etapa de procesamiento digital realiza principalmente la estimación de posición y velocidad, y maneja las comunicaciones del receptor. El programa encargado de efectuar estas tareas se almacena en una memoria de sólo lectura y se ejecuta en un microprocesador. El receptor implementado puede ser programado de acuerdo a las necesidades del usuario y está construido con componentes comerciales cuya tolerancia a la radiación no está garantizada. De ser necesario, el diseño puede ser modificado para emplear componentes calificados de uso espacial.

Por su parte, en el software del receptor se implementan tres tareas esenciales: adquisición de las señales de GPS, seguimiento de sus parámetros de interés y obtención de la solución de posición, velocidad y tiempo [1, 2]. Estas tareas fueron desarrolladas incorporando las demandas que plantea su uso en SBO. En la adquisición se implementó un rango de búsqueda de desviación de frecuencia por corrimiento Doppler ampliado, consistente con las altas velocidades de la aplicación. Para el seguimiento se diseñaron e implementaron lazos de fase adaptados a la dinámica esperada. Y en cuanto a la navegación, se implementó un filtro de Kalman extendido con un modelo ajustado a la dinámica de un SBO [3].

El resto del trabajo se organiza de la siguiente manera. En la sección 2 se describe el diseño del hardware del receptor de GPS y en la sección 3 el diseño del software del mismo. En la sección 4 se presentan los experimentos que permitieron validar el diseño, y en la sección 5 se exponen las conclusiones del trabajo.

## DISEÑO DEL HARDWARE DEL RECEPTOR

En esta sección se detalla el diseño el receptor de GPS desde el punto de vista del hardware. Desde este punto de vista, el receptor puede considerarse formado básicamente por dos etapas. La Etapa de RF, en donde se realiza la amplificación, conversión, filtrado y digitalización de las señales de GPS. Esta etapa maneja básicamente señales analógicas. Y la Etapa de Procesamiento Digital, donde se lleva a cabo la estimación de posición y velocidad, como así también el manejo de las comunicaciones del receptor. En esta etapa todas las señales involucradas son digitales.

### Descripción de la Etapa de RF

En esta etapa se realiza la recepción y la digitalización de las señales de GPS. En la Fig. 1 se pueden observar los distintos bloques que componen la etapa de RF, los cuales se describen a continuación.

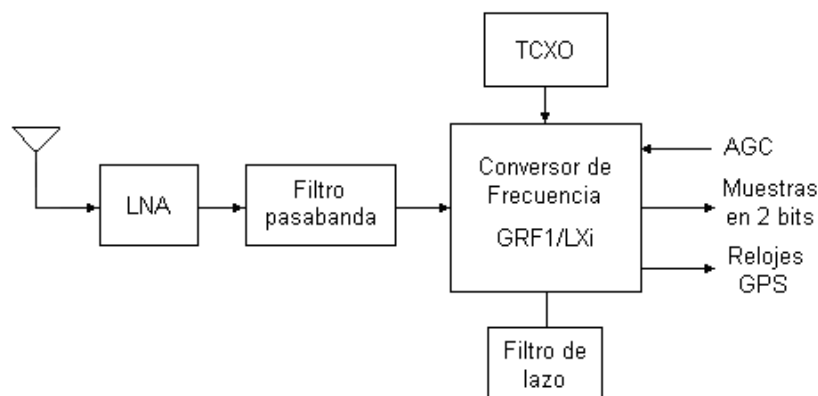


Figura 1 - Diagrama en bloques de la Etapa de RF del receptor

**Antena:** La entrada de antena del receptor es a través un conector tipo SMA hembra. El diseño está preparado para funcionar tanto con una antena activa como con una pasiva. En caso de que se utilice una antena activa, el receptor posee un circuito que proporciona 3.3V o 5V (según se elija) para alimentar a la antena desde la entrada.

**Amplificador de bajo ruido (LNA):** Este bloque está formado esencialmente por el transistor de radiofrecuencia BFP405 [4] y sus respectivas redes de adaptación de entrada y de salida. De acuerdo a las simulaciones realizadas, el LNA proporciona una ganancia de alrededor de 18dB con una figura de ruido de aproximadamente 2dB. Sin embargo, al implementar el LNA con componentes reales es posible que estos valores difieran debido a los elementos parásitos existentes y a variaciones en los parámetros del circuito impreso.

**Filtro pasabanda:** Se empleó un filtro para GPS, tipo dieléctrico, fabricado por la empresa Murata. Este filtro posee una frecuencia central de 1575.42 MHz (L1) y un ancho

de banda suficiente para dejar pasar la señal de civil en la banda L1 [1, 2]. Sus pérdidas de inserción son de aproximadamente 3dB.

**Convertor de frecuencia:** Como convertor de frecuencia se emplea el circuito integrado GRF1/LXi de SiRF Technology Inc [5]. Es un convertor de frecuencia completo para receptores de GPS. Posee una etapa amplificadora de bajo ruido, mezclador con rechazo de imagen, sintetizador de lazo de enganche de fase (PLL - Phase Locked Loop), referencia de frecuencia integrada, etapa de frecuencia intermedia (FI) con control automático de ganancia (AGC), convertor A/D de 2 bits y lógica de control para realizar la conversión de la señal de radiofrecuencia a salidas digitales. Recibe la banda L1 de las señales transmitidas por los satélites de GPS, las convierte a frecuencia intermedia en 47,74 MHz, las muestrea a una tasa de 38,19 MHz, y las digitaliza utilizando lógica PECL (Positive Emitter-Coupled Logic) complementaria. En este formato la señal recibida se transfiere a la etapa de procesamiento digital.

**Oscilador compensado en temperatura (TCXO):** El convertor de frecuencia requiere una señal de referencia de reloj a partir de la cual realiza la síntesis de las frecuencias utilizadas internamente en el chip. En este diseño se emplea un oscilador compensado en temperatura para lograr mayor estabilidad, lo cual es fundamental para obtener un buen desempeño del receptor. En particular, se utiliza el IT7525E de Rakon Limited cuya frecuencia es de 24.5535MHz y su estabilidad es de 2ppm [6].

**Filtro de lazo:** El PLL del sintetizador de frecuencia utilizado en el convertor requiere un filtro de lazo externo. Es un filtro de transimpedancia, debido a que la salida del detector de fase del PLL es del tipo charge pump [7]. El filtro implementado es de dos polos y posee un ancho de banda de lazo de aproximadamente 500kHz.

## Descripción de la Etapa de Procesamiento Digital

En la Etapa de Procesamiento Digital se lleva a cabo la estimación de posición y velocidad, como así también el manejo de las comunicaciones del receptor. En la Fig. 2 se pueden observar los distintos bloques que componen esta etapa. A continuación se describen sintéticamente sus bloques e interconexiones.

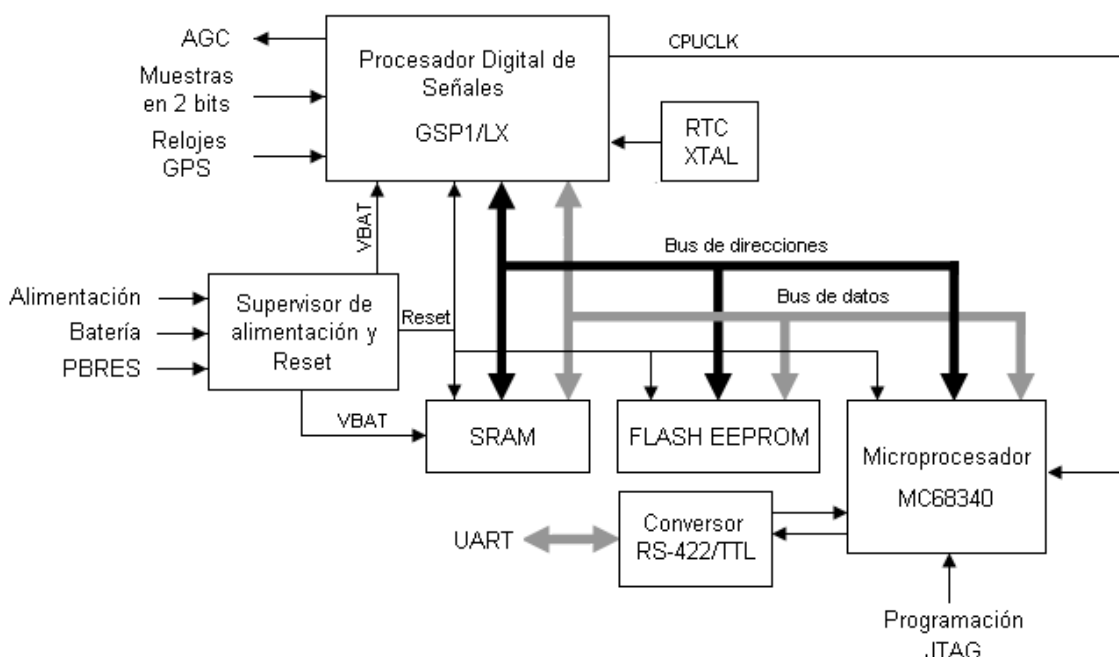


Figura 2 – Diagrama en bloques de la Etapa de Procesamiento Digital del receptor

*Procesador digital de señales:* Se trata del circuito integrado GSP1/LX de SiRF Technology Inc. [8] el cual es un ASIC (Application Specific Integrated Circuit) que se resuelve por hardware las tareas más demandantes del procesamiento digital del receptor. Más específicamente, posee 240 correladores que permiten calcular correlaciones de la señal recibida por la etapa de RF (luego de ser convertida a frecuencia intermedia y muestreada) con copias generadas localmente de la secuencia Gold [1,2] correspondientes a cada uno de los satélites que se desea recibir, para obtener una estimación del retardo de la señal y proceder a la sincronización de la misma.

*Reloj de tiempo real (RTC):* El Reloj de Tiempo Real integrado en el GSP1/LX provee el tiempo actual que requiere el software del receptor en el momento del encendido. Este tiempo es utilizado por el software para inicializar el algoritmo de búsqueda de satélites. La señal de reloj necesaria para el RTC se obtiene a partir de un oscilador implementado con cristal de cuarzo externo de 32.768kHz.

*Microprocesador:* Es el MC68340, un procesador CISC de 32 bits de la familia M68000 de Motorola [9]. Sus funciones principales son: administrar el funcionamiento de los otros componentes y de las interfaces de comunicaciones, como así también la configuración inicial, el resguardo de los datos obtenidos, la actualización de los lazos de seguimiento y el cálculo de la solución de navegación. Todas estas tareas son realizadas por el software asociado que se describe en la sección siguiente. Para los fines de programación y depuración se utiliza el puerto JTAG incluido en el microprocesador.

*Memorias:* Se utilizan dos tipos de memorias. La memoria RAM estática, implementada con el dispositivo K6R4016C1D [10], posee una capacidad 256k x 16bits. Brinda el espacio necesario para almacenar las variables y la pila que requiere el software del receptor. Por su parte, la memoria FLASH EEPROM AM29F800BB [11] de 512k x 16bits es en donde se almacena el software del receptor.

*Convertor RS-422/TTL:* El receptor se conecta al exterior a través de una interfaz UART (Universal Asynchronous Receiver-Transmitter) provista por el MC68340, por lo que los datos se reciben y transmiten en forma serie. A fin de contar con niveles de señal RS-422 se realiza la conversión de TTL a RS-422 al transmitir un mensaje, y de RS-422 a TTL al recibirlo. Esta conversión se realiza mediante el integrado MAX488 [12].

Las etapas de RF y de procesamiento requieren para su adecuado funcionamiento dos tensiones de alimentación: 3.3V y 5V. El diseño está preparado para que el receptor pueda operar con una única entrada de alimentación de 5V, utilizando reguladores lineales para proveer las tensiones de 3.3V necesarias. Los circuitos de alimentación de las etapas de RF y de procesamiento son independientes con el objetivo de evitar el acoplamiento de ruido entre las líneas de alimentación. En otro modo de operación el receptor puede funcionar sin reguladores de tensión, para lo cual es necesario alimentarlo con las tensiones de 3.3V y 5V en forma separada. Además, el diseño cuenta con un circuito que monitorea la tensión de alimentación y que permite conectar una batería externa para mantener el contenido de la memoria RAM y el reloj de tiempo de real, en caso de que se produzca un corte en el suministro de alimentación principal [13]. De esta forma, el receptor puede reiniciarse rápidamente utilizando los datos recibidos previamente.

## **IMPLEMENTACIÓN DEL HARDWARE**

La plaqueta del receptor fue realizada en un circuito impreso de cuatro capas, sobre una lámina estándar de FR4 de 62mil de espesor. Las capas superior e inferior se utilizaron para las líneas de señal. Las capas internas se destinaron a planos de tierra y de alimentación. En la etapa de RF se empleó la capa superior para colocar el LNA, el filtro y el convertor de frecuencias; mientras que la capa inferior se utilizó para colocar el circuito de reloj (TCXO). De esta manera, se minimizaron las posibilidades de que se produzcan interferencias. Con el objetivo de reducir las pérdidas por desadaptación, las líneas de la etapa de RF se diseñaron para que presentaran una impedancia característica de 50  $\Omega$ . Estas líneas resultaron del tipo microstrip, ya que por debajo de la capa que contiene la

etapa de RF se encuentra el plano de tierra. El ancho de las líneas se calculó en base al espesor y a la constante de permitividad dieléctrica del sustrato del circuito impreso [14].

La interconexión entre las etapas de RF y de procesamiento es particularmente delicada debido a que se trata de líneas diferenciales de alta velocidad, aproximadamente 38MHz, con niveles PECL. Por lo tanto, el ruteo se realizó asegurando que las conexiones se hicieran mediante un camino directo y tan cortas como fuera posible para, de esta forma, evitar interferencias y desadaptaciones debidas a los efectos de línea de transmisión introducidos por las pistas del circuito impreso. Para reducir las interferencias y el acoplamiento de ruido, fundamentalmente generado por la conmutación de los circuitos digitales de la etapa de procesamiento, se colocó un blindaje alrededor de la etapa de RF, como puede apreciarse en la Fig. 3. En esta figura se muestra una fotografía del modelo de ingeniería implementado previamente al modelo de vuelo para integrar al satélite SAC-D. Sobre este modelo se realizaron varias pruebas al hardware y se depuró el software.

Cabe destacar que debido al uso de componentes de montaje superficial (SMD), y el circuito impreso de 4 capas, el tamaño del receptor resultó de 8 cm x 8 cm.

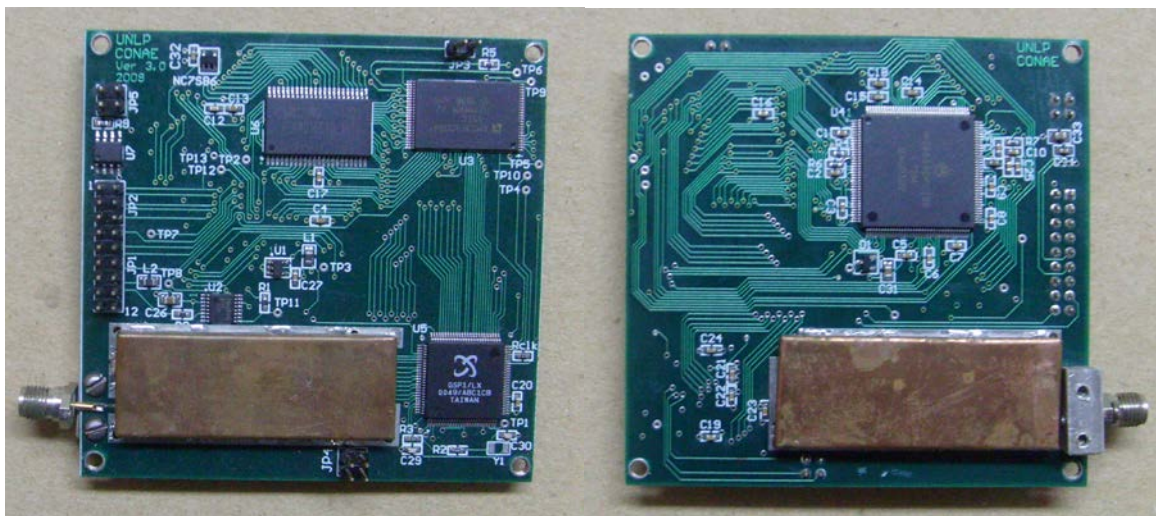


Figura 3 – Modelo de Ingeniería del receptor de GPS desarrollado (ambas caras)

## DESCRIPCIÓN DEL SOFTWARE DEL RECEPTOR

El software del receptor de GPS implementa todas las tareas relacionadas al procesamiento en banda base de un receptor de comunicaciones digitales -tales como sincronizaciones de varios tipos, demodulación, decodificación, etc.- para cada uno de los satélites del sistema que utiliza, en simultáneo. Además, debe tomar las mediciones necesarias de cada uno de estos satélites y con ellas hacer el cálculo de posición, velocidad y tiempo. A este conjunto de tareas esenciales se agregan otras accesorias, pero igual de necesarias, como atención de la interfaz de usuario, almacenamiento de datos en memoria, control de estados del receptor, validación de las mediciones, elección de los satélites a recibir, cálculo de posición y velocidad de los satélites del sistema GPS utilizados en la solución de navegación, entre otras. Esta enorme cantidad de tareas, con distintas prioridades y velocidades de ejecución, se realiza en tiempo real utilizando un solo microprocesador que opera a 25 MHz. Es por esto que el desarrollo de un software de estas características requiere además de una programación eficiente de los distintos algoritmos seleccionados, una adecuada planificación de tareas capaz de administrar debidamente los recursos limitados de cómputo.

A continuación se describen brevemente los algoritmos implementados para resolver las tareas fundamentales del receptor, así como algunas de las pruebas realizadas para validar su funcionamiento. Las demás tareas, así como los detalles más específicos relativos a la programación de las tareas se omiten por cuestiones de espacio.

## Adquisición de la señal de un satélite

Como primer paso, para poder utilizar la señal proveniente de un satélite de GPS el receptor debe sincronizarse con la misma. Este sincronismo implica conocer en forma suficientemente precisa la frecuencia de portadora y el retardo de la señal recibida. Debido a que las señales utilizan la técnica de espectro expandido, si no se conocen estos dos parámetros simultáneamente, no es posible detectar la presencia de la señal transmitida [1,2]. La señal de cada satélite se encuentra modulada con un código particular, y a fin de poder recuperarla es necesario conocer dicho código. Para un satélite dado, el receptor conoce la estructura de este código, de naturaleza periódica, pero ignora su retardo. En consecuencia, al inicio del proceso de sincronización el receptor realiza una búsqueda bidimensional de acuerdo a la incertidumbre presente en estos dos parámetros. Mediante el cálculo de correlaciones, el receptor debe determinar en qué lugar del denominado plano retardo-frecuencia se encuentra la señal de cada uno de los satélites visibles.

El software implementado divide la etapa de adquisición en dos subetapas con el fin de minimizar el tiempo que toma calcular la primera estimación de la posición del usuario. En un primer momento se utilizan la totalidad de los correladores disponibles en el hardware (240) para lograr la adquisición de un único satélite, determinando así su frecuencia de portadora y su retardo de código con gran velocidad. Una vez adquirido el primer satélite, el software paraleliza el proceso de búsqueda de otros satélites separando los 240 correladores en 12 grupos de 20 correladores cada uno (denominados canales) y asignando la búsqueda de un satélite a cada grupo. De esa forma el proceso de búsqueda es más lento para cada satélite, pero se realiza de forma simultánea para varios de ellos. La razón de ser de esta estrategia es que, al sincronizarse con el primer satélite, el receptor puede obtener información respecto a cuáles de los otros satélites están visibles y acotar la incertidumbre en sus parámetros. Ambas subetapas de adquisición son capaces de funcionar en condiciones de alta variación del corrimiento de frecuencia por efecto Doppler presentes en un SBO.

## Seguimiento de la señal de un satélite

Una vez adquirido un satélite, los algoritmos de adquisición (en cualquiera de sus variantes) ceden el procesamiento a los algoritmos de seguimiento de fase de portadora y de código [1, 2]. En este receptor el lazo de fase implementado tiene una estructura de PLL de tercer orden y utiliza un discriminador de fase no ambiguo (UFA, del inglés unambiguous frequency aided) asistido en frecuencia, que amplía el rango de discernimiento del error de fase con respecto a los discriminadores usuales [16]. Los lazos de fase y código se iteran cada 10 ms y el primero posee un ancho de banda equivalente de ruido de 37.5Hz, resultando en un buen compromiso entre varianza en la estimación de la fase y velocidad de respuesta a la dinámica presente en la señal recibida. En la Fig. 4 se muestra un diagrama del lazo diseñado e implementado. Los dos retardos presentes en el modelo corresponden al tiempo necesario para realizar la correlación y para realimentar las estimaciones del lazo al hardware que realiza las correlaciones. El valor de los coeficientes del filtro de lazo se obtiene de acuerdo al método de diseño completamente digital presentado en [16]. Dado que la dinámica del código y de la fase es la misma, el lazo de código es un simple lazo de primer orden asistido por la estimación obtenida con el lazo de portadora [2].

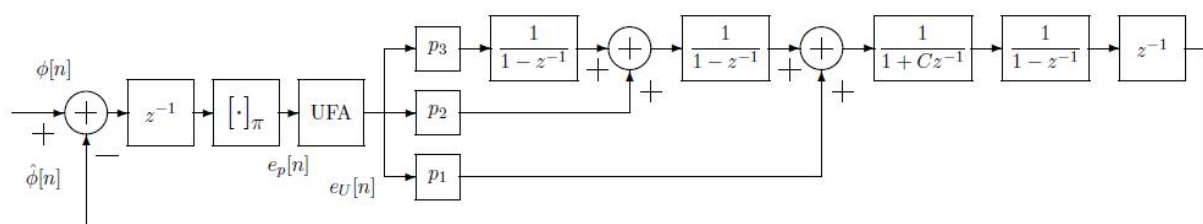


Figura 4 – Modelo de lazo de seguimiento de portadora implementado

En la Fig. 5 se muestra una comparación entre la respuesta a un escalón de  $\pi/4$  rad simulada con el modelo antes presentado y una medición obtenida posteriormente con el lazo implementado en el receptor desarrollado. En este último caso el escalón de fase fue forzado deliberadamente por software para verificar la respuesta del lazo.

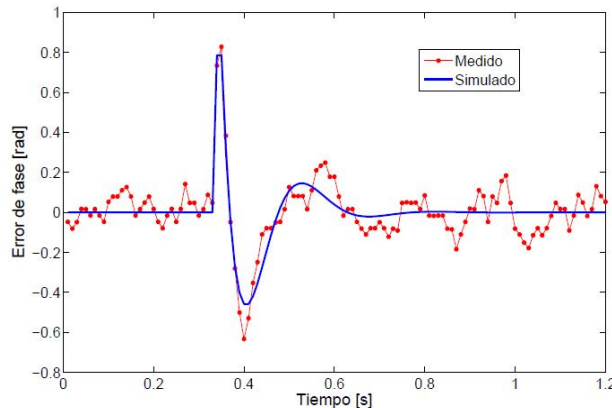


Figura 5 – Respuesta al escalón de fase del lazo de portadora implementado

Con la estimación de retardo de código realizada con los lazos de seguimiento y los parámetros de la señal de cada satélite demodulados, el receptor puede calcular una estimación de la distancia al satélite en cuestión denominada pseudo-rango. A la tasa de cambio de este valor, cuya medida se obtiene de la estimación de frecuencia realizada por los lazos de seguimiento, se la denomina delta-pseudo-rango. A partir de un conjunto de 4 o más de estas dos mediciones por satélite, la tarea de navegación puede calcular la posición y velocidad del receptor.

### Cálculo de la solución de Navegación

La tarea de navegación es la que se encarga de obtener la solución de posición y velocidad de usuario a partir de las mediciones de pseudo-rango y de delta-pseudo-rango que se obtienen de cada uno los satélites sincronizados en el receptor. Debido a que el reloj del receptor no está perfectamente sincronizado con el patrón atómico que regula la hora de los satélites GPS, aparecen dos incógnitas adicionales en la solución de posición que corresponden al sesgo y a la deriva del reloj local. Tomando como variables de estado las tres coordenadas de posición, las tres coordenadas de velocidad, el sesgo y la deriva de reloj, se puede construir un modelo (de tiempo discreto) que representa el estado del usuario en los diferentes instantes de tiempo. Por otra parte, las mencionadas mediciones de pseudo-rango y de delta-pseudo-rango se encuentran relacionadas de forma no lineal con el estado del usuario [1, 2]. El filtro de Kalman es un estimador de lo que se denomina problema lineal-cuadrático, consistente en estimar el estado de un sistema lineal perturbado por un vector de ruido blanco Gaussiano, utilizando mediciones relacionadas linealmente con el estado, que se encuentran afectadas por otro vector de ruido blanco, no correlacionado con el anterior [3]. Sin embargo, en el caso aquí planteado, en el cual la relación entre el estado y las mediciones es no lineal, puede emplearse lo que se conoce como filtro de Kalman extendido, en el cual se linealizan las ecuaciones en torno a la última estimación de los estados.

Para la inicialización del filtro de Kalman extendido es necesario contar con una solución inicial de posición, no necesariamente demasiado precisa. Para ello se implementó el algoritmo de Bancroft [17]. Este método permite resolver las ecuaciones no lineales que relacionan la posición del usuario, las posiciones de los satélites de GPS y las mediciones de pseudo-rango de forma analítica. Al resolver de esta forma se obtienen dos soluciones, debido a que el método resume toda la no linealidad del problema en una sola ecuación cuadrática escalar. La validez de estas soluciones puede comprobarse fácilmente



verificando que cumplen las ecuaciones de mediciones en el caso de tener cuatro satélites o calculando el residuo del ajuste en el caso de cinco o más satélites. Debido a la geometría del problema, para posiciones ubicadas por debajo de la altura de los satélites de GPS (como es nuestro caso) sólo una de estas soluciones será válida y deberá descartarse la otra [18]. Este algoritmo se ejecuta cada vez que se inicializa el filtro de Kalman.

A fin de verificar el correcto funcionamiento del algoritmo de navegación diseñado se desarrollaron simulaciones que generan las entradas de dicho algoritmo para un escenario determinado, tanto señal como ruido. Es decir, se generaron pseudo-rangos y delta-pseudo-rangos, con valores y nivel de ruido acordes a la señal recibida por un receptor que realiza una trayectoria determinada, y para una constelación de satélites de GPS dada. En consecuencia se debió simular la órbita de los satélites de GPS y la órbita del SBO deseado, el SAC-D en este caso. Como primer resultado, la simulación de las órbitas de todos los satélites permitió obtener una idea de la variación en el corrimiento en frecuencia por efecto Doppler de la portadora de las señales de GPS. En la Fig. 6 (izq.) se muestra un gráfico de dicha variación en función del tiempo, correspondiente al satélite 25 de la constelación de GPS. Podemos notar que el rango de variación de la frecuencia es de aproximadamente 70 kHz, mucho mayor que los 12 kHz considerados típicos para la mayoría de las aplicaciones terrestres. Se puede observar también que el tiempo de visibilidad de los satélites de GPS es mucho menor que el esperado en tierra, reduciéndose a valores del orden de 40 min. Esto implica que el receptor debe poder manejar entradas y salidas de satélites en vista mucho más rápidamente que un receptor en tierra.

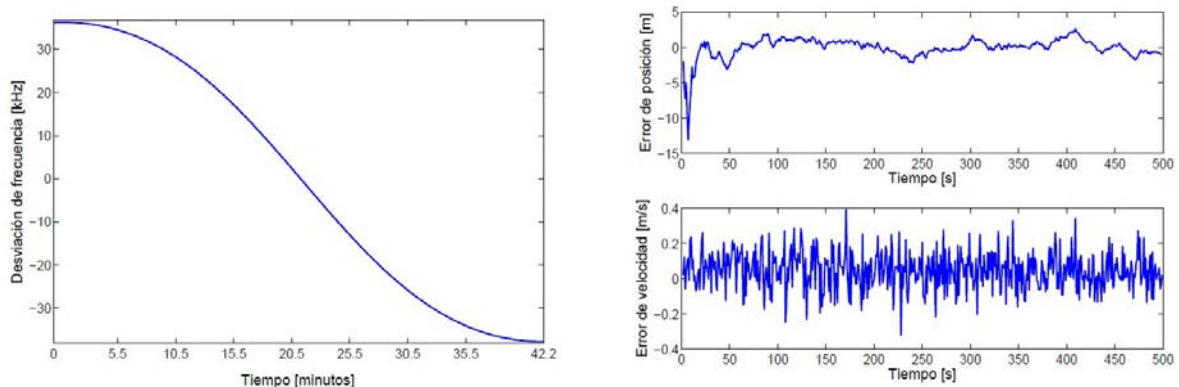


Figura 6– Variación de frecuencia recibida por efecto Doppler (izq), Error de posición y velocidad simulado en coordenada x (der)

Procediendo de la forma explicada, se simuló el funcionamiento del algoritmo de navegación durante 500 segundos. En la Fig. 6 (der) se muestra el error entre la solución obtenida por el algoritmo y los valores nominales simulados en la coordenada x de posición y velocidad. En las demás coordenadas el comportamiento es muy similar (los errores se mantienen dentro de los mismos márgenes) y por tanto no se grafican por cuestiones de espacio. Puede apreciarse que en las condiciones simuladas los resultados son más que satisfactorios, ya que el error de posición resulta menor a 3 m luego del transitorio inicial y el error de velocidad menor a 0.3 m/s cuando el vehículo se encuentra a más de 600 km de altura y a velocidades del orden de 8 km/s.

## VALIDACIÓN DEL DISEÑO DEL RECEPTOR

Una vez que el modelo de ingeniería fue ensamblado, se realizaron pruebas para verificar su funcionamiento. Primeramente se corroboró el consumo de corriente, que para la alimentación de 5V resultó ser de 120mA y para la alimentación de 3.3V de 110mA. Luego, se probó la etapa de procesamiento digital. Se accedió a la memoria ROM, a través de una computadora por medio de la interfaz JTAG. Se efectuó el borrado de la memoria y la comprobación de la operación mediante una lectura. Finalmente se cargó un programa en la



memoria y se corroboró el éxito de la escritura, realizando una comparación entre el contenido de la memoria y el archivo fuente del programa. Por último, el receptor con el programa cargado se conectó a una antena de GPS y se puso en funcionamiento. Al comparar sus resultados con un receptor comercial se encontró que ambos receptores adquirieron los mismos satélites. En el modelo de ingeniería se apreció una diferencia de aproximadamente 2dB de relación señal a ruido respecto al receptor comercial. Esta diferencia se puede atribuir a cierta desadaptación en la etapa de RF. En cuanto a la solución de posición los valores de ambos receptores fueron similares. Esto permitió validar el funcionamiento del hardware y del software en condiciones estáticas.

Posteriormente se construyó el modelo de vuelo del receptor que fue integrado al instrumento TDP (Technological Demonstration Package) del satélite argentino SAC-D. Como parte de la campaña de ensayos ambientales se realizaron pruebas de vibración, termo-vacío y compatibilidad electromagnética al TDP. Estos ensayos validaron el hardware en cuanto a las condiciones ambientales requeridas por la misión. Luego de superados estos ensayos el TDP fue integrado al SAC-D. Parte del equipo utilizado para los ensayos del satélite es un simulador de señales de GPS, el cual simula el escenario deseado generando una señal de RF equivalente a la que dispondría en su antena un receptor de GPS. En la Figura 7 se presentan los resultados obtenidos en uno de estos ensayos que permitieron validar el diseño del receptor completo (hardware y software) en condiciones dinámicas, ya que los valores de posición y velocidad obtenidos con el receptor fueron consistentes con los valores presentados por el simulador.

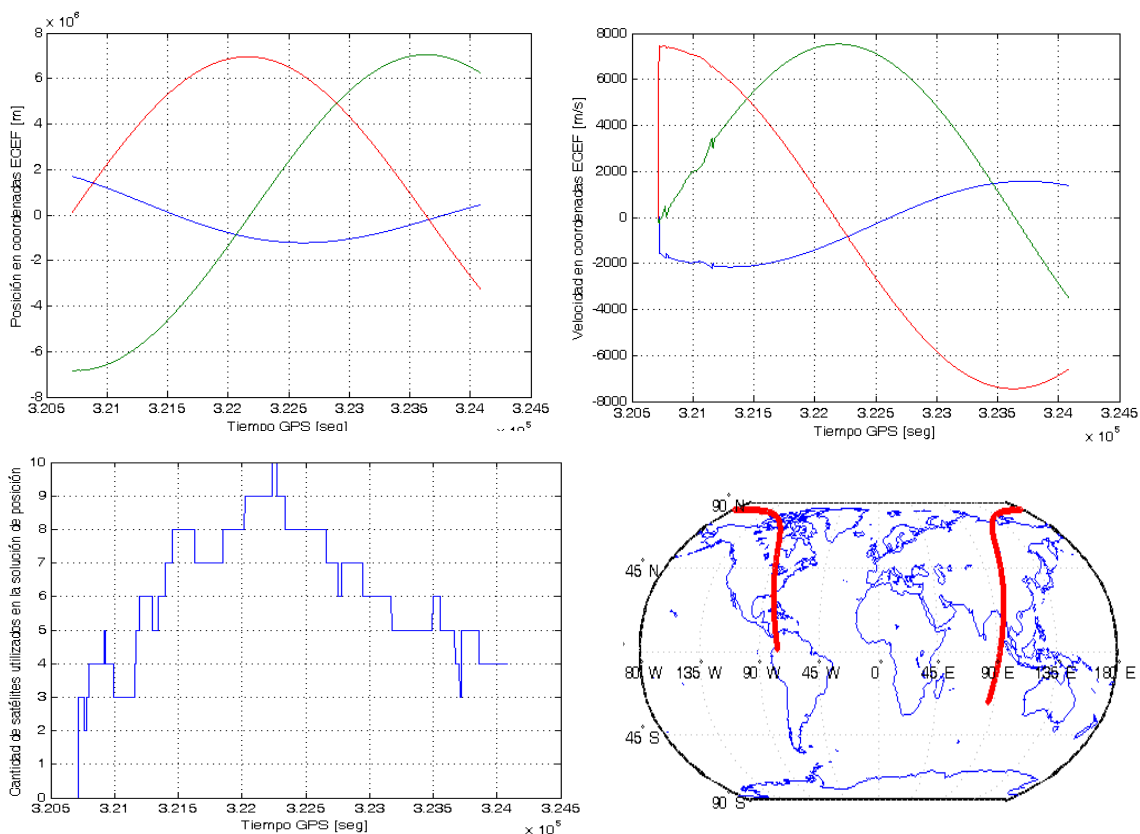


Figura 7 – Resultados obtenidos con simulador de constelación de GPS: Posición (sup-izq); Velocidad (sup-der); Cantidad de satélites en vista (inf-izq) y Proyección de la posición sobre la superficie terrestre (inf-der)

## CONCLUSIONES

Se presentaron los aspectos salientes del desarrollo de un receptor de GPS apto para operar en satélites de baja orbita. La necesidad de un desarrollo especial para estas

situaciones es debida a las condiciones dinámicas y ambientales propias de estas aplicaciones aeroespaciales, además de las limitaciones legales que afectan la comercialización de este tipo de receptores. Se describieron luego las distintas etapas que forman el hardware del receptor y los principales algoritmos del software desarrollado, detallando las características que los diferencian de versiones usadas normalmente en aplicaciones sobre la superficie terrestre. El hardware desarrollado usa componentes de montaje superficial de calidad comercial. Actualmente se está trabajando en un nuevo diseño que utilice componentes que posean versiones de calidad espacial.

En cuanto al desarrollo del software, las distintas tareas fueron puestas a prueba, con mediciones reales en el caso de la etapa de seguimiento y con simulaciones para la etapa de adquisición y de navegación, lográndose resultados muy satisfactorios. Todas las tareas requeridas fueron programadas en lenguaje C. Una codificación eficiente de los algoritmos y una cuidadosa planificación de tareas permitió obtener un software que no exceda la capacidad de cómputo disponible.

Se construyó un modelo de ingeniería con el cual se pudo comprobar el correcto funcionamiento del mismo, comparando su desempeño con un receptor comercial en condiciones estáticas. Sobre este modelo también se depuró el software. Se construyó también un modelo de vuelo que fue integrado al satélite argentino SAC-D, próximo a ser puesto en órbita. Los ensayos ambientales y con simulador de señales de GPS realizados como parte de la campaña del SAC-D permitieron validar el receptor en las condiciones dinámicas, propias de los satélites de baja órbita.

Cabe destacar que el desarrollo de este receptor ha sido objeto de varios convenios entre la Facultad de Ingeniería de la UNLP con la Comisión de Actividades Espaciales (CONAE) durante los últimos 10 años, y que la propiedad del mismo es compartida entre ambas instituciones.

## Bibliografía

- [1] B. W. Parkinson and J. J. Spilker, *Global Positioning System: Theory and Applications, volume 1*. American Institute of Aeronautics and Astronautics (AIAA), 1996.
- [2] Elliott D. Kaplan, *Understanding GPS: Principles & Applications*. Artech House, 1996.
- [3] M. S. Grewall and A. P. Andrews, *Kalman Filtering: Theory and Practice Using MATLAB*. John Wiley & Sons, 2 edition, 2001.
- [4] Infineon Technologies. *BFP405 NPN Silicon RF Transistor*. 2001.
- [5] SiRF Technology Inc, *SiRFstar1 GPS Architecture GRF1/LX GPS RF Front End. Rev.1.1*, Santa Clara, California, USA, 1999.
- [6] Rakon Limited, *IT7525E SMD Temperature Compensated Crystal Oscillators*. Munich, 2006.
- [7] Gardner, F. M. *Phaselock Techniques, 2nd ed.*, John Wiley & Sons, Inc., New York, 1979.
- [8] SiRF Technology Inc, *SIRFstar I GPS Architecture GSP1/LX GPS Signal Processor. Rev. 1.1*, Santa Clara, California, USA, 1999.
- [9] Motorola Semiconductors Inc, *Addendum to Processor MC68340 Integrated with DMA. User's Manual. Rev. 1*, 1994.
- [10] Samsung Electronics. *K6R4016C1D: 256k 16Bit High Speed Static RAM. Rev. 1.0*, 2002.
- [11] AMD, *AM29F800B: 8 Megabit (1M 8-Bit / 512k 16-Bit) CMOS 5.0 Volt-only, Boot Sector Flash Memory*, 2000.
- [12] Maxim Integrated Products. *MAX488: Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceiver. Rev. 5*, 1996.
- [13] Maxim Integrated Products. *MAX807: Full-Featured  $\mu$ P Supervisory Circuit with 1.5% Reset Accuracy. Rev. 2*, 2002.
- [14] Harold Sobol. *Applications of integrated circuit technology to microwave frequencies*. In Proceedings of the IEEE, 1971.
- [15] P. A. Roncagliolo and J. G. García. *High dynamics and false lock resistant GNSS carrier tracking loops*. In The 20th International Technical Meeting of the Institute of Navigation (ION GNSS 2007), pp 2364–2375, 2007.
- [16] S. Bancroft, *An algebraic solution of the GPS equations*. In IEEE Transactions on Aerospace and Electronic Systems, volume AES-21, pages 56–59, 1985.
- [17] J. S. Abel and J. W. Chaffee. *Existence and uniqueness of GPS solutions*. In IEEE Transactions on Aerospace and Electronic Systems, volume 27, pp 952–956, 1991.