

Controladores Digitales Reconfigurables: Implementación a partir de Redes de Petri

Corti R., Martínez R., Belmonte J., Giandoménico E., D'Agostino E
Departamento de Sistemas e Informática – Facultad de Ciencias Exactas
Ingeniería y Agrimensura - Universidad Nacional de Rosario
Pellegrini 250
+54 341 4802650
rcorti@fceia.unr.edu.ar

Resumen

La línea de investigación abarca diversos aspectos relacionados con el diseño, simulación e implementación de redes inalámbricas de sensores. En este contexto se aborda la temática de controladores digitales orientada al diseño del módulo de control de los nodos sensores. En la mayoría de las aplicaciones se utilizan microcontroladores, sin embargo, en algunos dominios los dispositivos de lógica reconfigurable resultan ventajosos. Por este motivo se trabaja en la implementación de controladores reconfigurables utilizando formalismos y herramientas específicos. Finalmente, los proyectos de investigación desarrollados por el equipo de trabajo tienen su implicancia académica en el proceso de enseñanza-aprendizaje del área digital de la carrera de Ingeniería Electrónica.

Palabras clave: FPGA, VHDL, Traducción automática, Redes de Petri, Enseñanza de diseño digital

Contexto

El Grupo de Redes Inalámbricas de Sensores Inteligentes (GRISI), de la Facultad de Ciencias Exactas e Ingeniería (FCEIA), inicia sus actividades en el año 2006 trabajando en cinco proyectos acreditados por la Universidad Nacional de Rosario (UNR), dos de los cuales continúan en ejecución.

1ING271: “Redes inalámbricas de sensores para adquisición periódica de datos de baja tasa. Diseño, simulación y prototipado de un algoritmo de encaminamiento jerárquico”

1ING278: “Implementación en FPGA de controladores de sistemas secuenciales mediante traducción directa de redes de Petri a código VHDL”

Los integrantes del equipo trabajan en las áreas digital, informática y de sistemas distribuidos, ya que el desarrollo de redes de sensores necesita de estos tres campos de conocimiento. En particular el área de trabajo sobre controladores digitales se aborda debido a que la implementación de una red de sensores implica el desarrollo de numerosos módulos software y de la plataforma hardware asociada, en la cual el módulo de control juega un rol fundamental. En la mayoría de las aplicaciones se utilizan microcontroladores, pero en la actualidad muchos dominios de trabajo poseen altos niveles de exigencia respecto de la velocidad de respuesta, lo que ha motivado la incorporación de dispositivos de lógica reconfigurable en la arquitectura de los nodos sensores. Por otro lado, los miembros del equipo de trabajo son docentes de asignaturas de la carrera de Ingeniería Electrónica que tiene como objetivos que el alumno aprenda los fundamentos científicos de la electrónica, pero al mismo tiempo incorpore, en su manejo, las últimas tecnologías emergentes. Desde este punto de vista las tareas desarrolladas en los proyectos de investigación referidos han dado soporte y

fundamento a cambios curriculares y metodológicos realizados en la enseñanza del la temática.

Introducción

El gran avance en comunicaciones y nanotecnologías ha permitido el desarrollo y aplicación de las Redes Inalámbricas de Sensores Inteligentes (RISI). Estas redes están constituidas por un conjunto de nodos que adquieren información sobre el ambiente en el que se los despliega y se auto-organizan, adaptándose a topologías cambiantes, para hacer llegar sus mediciones hasta una/s estación/es base [1] [2].

Las RISI se utilizan para adquirir información en ambientes de características muy diversas. En particular se las incorpora en aplicaciones industriales, médicas, agrícolas, de preservación del medio natural o creación de ambientes inteligentes [2].

Los nodos sensores, que componen la red, están constituidos por cuatro módulos: adquisición de datos, control y procesamiento, comunicación y potencia [3]. La unidad de control y procesamiento puede implementarse con distintas tecnologías, resultando los dispositivos reconfigurables muy ventajosos para numerosas aplicaciones [4]. Por estos motivos el equipo de trabajo incorporó a la línea de investigación sobre redes de sensores, el área de controladores digitales implementados en FPGA (Field Programmable Gate Array). El uso de estos controladores se ha incrementado significativamente en los últimos años en procesos de manufactura, automatización y robótica. Esto se debe a las múltiples ventajas que aporta esta tecnología, como ser la reducción de los costos de desarrollo y del tiempo de puesta en el mercado de los productos, la baja susceptibilidad al ruido de los dispositivos, la capacidad de procesamiento en tiempo real por su arquitectura eminentemente paralela, la flexibilidad que aportan al proceso de

diseño y el precio cada vez más accesible de los circuitos integrados. Además, los desarrollos se pueden implementar en forma sencilla utilizando lenguajes de descripción de hardware que agregan portabilidad y promueven la reutilización de componentes a partir de la incorporación de IP cores [5] [6].

Para el diseño de sistemas digitales en general y de controladores en particular, las Redes de Petri (RdeP) demuestran ser una de las herramientas más poderosas de representación [7]. En numerosas aplicaciones es común la existencia de varios procesos que deben progresar en forma paralela, muchas veces necesitan sincronizarse entre ellos, comunicarse y/o compartir algún recurso. Las RdeP proveen un formalismo para la modelización de sistemas donde el paralelismo y la colaboración en la utilización de recursos son parámetros que los caracteriza. Se puede asegurar, incluso, que es posible especificar un sistema mediante una representación por RdeP con mayor claridad y precisión que en muchas otras alternativas de especificación formal [8]. Además, este formalismo agrega a sus ventajas la facilidad de representar sistemas fuertemente no especificados [9].

El diseño de circuitos digitales electrónicos, se ha orientado hacia la aplicación de técnicas de diseño ‘Top-Down’ que permiten la descripción del sistema al más alto nivel de abstracción a partir de la aparición de los lenguajes de descripción de hardware (HDLs, Hardware Description Languages) que tienen actualmente una utilización muy difundida en la síntesis automática de circuitos [10]. Por lo tanto, debido a las potencialidades del formalismo Petri y de los HDL surge la idea de utilizar como base para la síntesis en dispositivos reconfigurables, a las RdeP en forma inmediata, esto es, mediante la traducción, lo mas directa posible de la RdeP a HDL [10].

El desarrollo de un modelo mediante RdeP de un sistema, cualquiera sea la índole de éste, consiste en la realización de grafos o

diagramas de diferentes estilos, conforme al tipo de RdeP utilizado para la modelización. Subyacente a dichos diagramas, rigen las reglas matemáticas que dan soporte a la descripción y permiten además la realización de simulaciones tendientes a verificar su comportamiento. Una de las muchas herramientas gráficas existentes para la construcción y simulación de RdeP es la denominada PIPE (Platform Independent Petri Net Editor), de código abierto y desarrollada en Java. PIPE está estructurado de manera que es posible el agregado de prestaciones específicas por medio de módulos que se pueden incorporar a su interfaz [11]. Por estos motivos fue elegida para soportar un módulo, desarrollado por el equipo de trabajo, capaz de realizar la traducción directa de una RdeP a VHDL sintetizable [12].

Otra problemática de interés para el grupo GRISI se refiere a las implicancias académicas sobre la carrera de Ingeniería Electrónica de los proyectos de investigación encarados. Los contenidos curriculares y las metodologías de enseñanza del área digital han sufrido importantes transformaciones debido a la evolución de las herramientas y tecnologías asociadas al análisis, diseño y síntesis de los sistemas digitales. Los lenguajes de descripción de hardware (HDL) junto a los ambientes de apoyo al diseño electrónico (EDA) incorporan la metodología de diseño Top-Down y como plantean los autores en [13], son las fuerzas impulsoras del desarrollo de la microelectrónica. Por lo tanto, para promover la formación de profesionales que estén a la altura de los desafíos tecnológicos actuales, resulta imperioso incorporar estos contenidos de forma escalonada y armónica, en la currícula de la carrera de Ingeniería Electrónica. En este contexto, en la FCEIA/UNR se han realizado en los últimos años modificaciones en las asignaturas del área digital referidas a la enseñanza de los HDL orientados al diseño, con soporte para

la implementación de las aplicaciones en placas de desarrollo basadas en FPGA [14].

Líneas de investigación y Desarrollo

El trabajo en el área de redes de sensores involucra, como se ha mencionado, el desarrollo de aspectos software y hardware del sistema. Asimismo, el estudio en estas temáticas resulta de particular interés para la actualización de currículas y metodologías de enseñanza en el área digital. Por lo tanto, los ejes de investigación que contemplan los proyectos del equipo de trabajo son los siguientes:

- Algoritmos de encaminamiento
- Clustering en redes de sensores
- Agregación de datos
- Sincronización de relojes en RISI
- Codiseño HW/SW
- Traducción directa de controladores modelados mediante RdeP a VHDL
- Enseñanza del diseño digital utilizando HDL y herramientas EDA

Resultados y Objetivos

Los proyectos de investigación abordados por el grupo GRISI se enfocan en diversos aspectos vinculados con el desarrollo de redes de sensores en distintos campos de aplicación. En este sentido los objetivos de los proyectos de I+D en curso pueden resumirse de la siguiente forma:

- Desarrollo de un algoritmo de encaminamiento para medición periódica de variables en aplicaciones de supervisión ambiental.
- Determinación de métricas para evaluar el desempeño del algoritmo, mediante simulación en NS2.
- Análisis de los métodos de sincronización de relojes existentes,

adopción y adecuación del método seleccionado.

- Refinamiento de la arquitectura del nodo con técnicas de codiseño HW/SW y análisis de tecnologías para su implementación.
- Desarrollo de un método sistemático de traducción RdeP-VHDL
- Desarrollo de un compilador en lenguaje de alto nivel, que permita la traducción automática de una RdeP a código VHDL.
- Evaluación cuantitativa y cualitativa del método de traducción automática.

Los resultados obtenidos generaron publicaciones en revistas y se presentaron en distintos congresos nacionales e internacionales. Además algunos de los temas relacionados con la carrera de Ingeniería Electrónica se volcaron en las currículas de las asignaturas del área digital. Se enumeran los trabajos de los últimos tres años

- “Consumo de energía en un algoritmo de sincronización”. Aceptado en el II Simposio Científico y Tecnológico en Computación, Venezuela, 2012
- “Arquitectura de un nodo sensor para aplicaciones de supervisión ambiental. Implementación de un prototipo reconfigurable”. Anales del II Congreso de Microelectrónica Aplicada, Argentina, 2011.
- “Generación automática de VHDL a partir de una Red de Petri. Análisis comparativo de resultados de síntesis”. Proceedings of FPGA Designer Forum, 7th Southern Programmable Logic Conference, Argentina, 2011.
- “Experiencia Académica sobre incorporación de la metodología de diseño en HDL en una carrera de Ingeniería Electrónica”, Proceedings del FPGA Designer Forum 2010. 6th Southern Programmable Logic Conference, Brasil, 2010.
- "Clustering Dinámico para Tiempo de Encendido Mínimo en Redes

Inalámbricas de Sensores (CLUDITEM). Análisis de las fases de envío de datos", Anales de la 36^o Conferencia Latinoamericana de Informática CLEI, Paraguay, 2010.

- "Desarrollo de una red inalámbrica de sensores para medición de radiación ultravioleta de aplicación en la salud humana", Revista electrónica de la Universidad Nacional de Rosario, 2010.
- “Descripción en VHDL de un Sistema Digital a partir de su Modelización por medio de una Red de Petri”, Proceedings del FPGA Designer Forum. 5th Southern Conference on Programmable Logic, Brasil, 2009.
- “Arquitectura de un nodo con tiempo de encendido mínimo para una red de Sensores Inalámbrica. Prototipo basado en FPGA, Anales de las Jornadas de Computación Reconfigurable y Aplicaciones, España, 2009

Por otro lado se entregó al Grupo de Energía Solar, FCEIA-IFIR, un prototipo de nodo sensor de radiación UVI para su evaluación y uso en los proyectos que llevan a cabo.

Además la formación de recursos humanos en el área de conocimiento permitió realizar aportes en aspectos académicos de la carrera de Ingeniería Electrónica. En este sentido, se ha participado activamente en la planificación y ejecución de las modificaciones realizadas, y de las que aún se encuentran en curso, en las asignaturas obligatorias y electivas de la carrera, con resultados muy promisorios como se reporta en [14]. Finalmente, un producto desarrollado por el equipo de trabajo consiste en un módulo software, MakeVHDL, que automatiza el método, descrito en [9], de traducción directa de una RdeP a código VHDL sintetizable. Esta herramienta se utilizará a partir del corriente año en una asignatura electiva del Área Digital, aportando a la transferencia de conocimientos para la mejora de la formación de los futuros profesionales.

Formación de Recursos Humanos

El grupo de trabajo se formó originalmente con docentes de las áreas de informática, digital y sistemas distribuidos del Dpto. de Sistemas e Informática. Dos de las docentes cursaron la Maestría en Ingeniería de Software en la Universidad Nacional de La Plata, una de las cuales finalizó sus estudios con la defensa de su tesis “Clustering dinámico para tiempo de encendido mínimo en redes de sensores inalámbricas (CLUDITEM)” a fines de 2011.

Otro docente, especialista en Educación Universitaria por la UTN Regional Rosario, cursó su Doctorado en Ingeniería en el área de Análisis Simulación y Control de Sistemas, en la Universidad de Córdoba, España estando su tesis “Modelo del planteo de una sembradora neumática. Mapa de siembra implementado con lógica configurable utilizando técnicas de codiseño SW/HW” en desarrollo. En el año 2011 se incorporó al equipo un docente que colabora en los trabajos de programación sobre NS2. Los integrantes del grupo han dirigido distintos proyectos de fin de carrera y adscripciones en temas afines a la línea de investigación. Además se han dictado cursos de posgrado y seminarios de formación para docentes del Área Digital sobre VHDL, herramientas EDA y diseño utilizando IP cores.

Referencias

- [1]. Aboelaze M., Aloul F., “Current and Future Trends in Sensor Networks: A Survey”. In: Proceedings of Wireless and Optical Communications Networks. WOCN05, Dubai (2005).
- [2]. Yick J., Mukherjee B., Ghosal D.: Wireless sensor network survey, *Computer Networks*, Elsevier, Vol. 52, (2008)
- [3]. D’Agostino E., Giandomenico E., Corti R., Martínez R., Belmonte J., “Algoritmo de encaminamiento para redes inalámbricas de sensores inteligentes”. En: 36° Jornadas Argentinas de Informática 36 JAIIO. Mar del Plata, Argentina (2007).
- [4]. Portilla Berrueco J. Plataforma modular e interfaces genéricas de transductores para redes de sensores inalámbricas. Tesis Doctoral. Universidad Politécnica de Madrid, Escuela Técnica Superior de Ingenieros Industriales, Madrid, España (2010)
- [5] Paiz C., Kettelhoit B., Porrmann M. “A design framework for FPGA-based dynamically reconfigurable digital controllers”, In: Proceedings of 2007 IEEE International Symposium on Circuits and Systems, New Orleans, LA, USA (2007)
- [6] Sánchez-Rivera G., del Muro-Cuéllar B., Duchén-Sánchez G: Implementación de controladores de alto orden en dispositivos reconfigurables para sistemas lineales inestables con tiempo de retardo, *Científica*, Vol 12 Num 4 ESIME-IPN, Mexico (2008)
- [7] Uzam M., Jones A.H., “Design of a Discrete Event Control System for a Manufacturing System Using Token Passing Ladder Logic”, In: Proceedings of IMACS Multiconference, Symposium on Discrete Events and Manufacturing Systems, Lille, France (1996)
- [8] Broy M. and Denert E. (ed.), *Software Pioneers*. Springer-Verlag, (2002)
- [9] Martínez R., Belmonte J., Corti R., D’Agostino E., Giandomenico E., “Descripción en VHDL de un Sistema Digital a partir de su Modelización por medio de una Red de Petri”. En: Proceedings del FPGA Designer Forum. 5th Southern Conference on Programmable Logic. Sao Carlos, Brasil (2009)
- [10] Andreu D., Souquet, G., Gil, T., “Petri Net Based Rapid Prototyping of Digital Complex System”, In: Proceedings of 2008 IEEE Computer Society Annual Symposium on VLSI, Montpellier, France (2008).
- [11] Bonet P., Llado C.M., Puijaner R., Knottenbel W.J., Platform Independent Petri net Editor 2, <http://pipe2.sourceforge.net/>, (consultado 10/10/10).
- [12] Martínez R., Belmonte J., Corti R., D’Agostino E., Giandomenico E., “Generación Automática de VHDL a partir de una Red de Petri. Análisis Comparativo de los Resultados de Síntesis”, En: Proceedings del FPGA Designer Forum. 7th Southern Conference on Programmable Logic, Córdoba, Argentina (2011)
- [13] Castra M., Acha S., Perez J., Hilario A., Miguez J.V., Mur F., Yeves F., Peire J., "Digital systems and electronics curricula proposal and tool integration," In: Proceedings of the 30th ASEE/IEEE Annual Frontiers in Education, Kansas City, USA (2000)
- [14] Martínez R., Corti R., D’Agostino E., Belmonte J., Giandomenico E., “Experiencia Académica sobre incorporación de la metodología de diseño en HDL en una carrera de Ingeniería Electrónica”, En: Proceedings of the 6th Southern Programmable Logic Conference. Ipojuca, Porto de galinhas Beach, Brasil (2010)