

Introducción

El algoritmo de cómputo numérico CORDIC

Existen gran cantidad de algoritmos eficientes [7] [8] que pueden emplearse para el cálculo de diversas funciones matemáticas, sin embargo sólo algunos de éstos algoritmos pueden implementarse adecuadamente en hardware. Entre estos algoritmos se destaca una clase de los mismos basada únicamente en sumas y desplazamientos, colectivamente denominados algoritmos CORDIC. Esta clase de algoritmos pueden utilizarse para calcular funciones trigonométricas circulares, hiperbólicas y funciones lineales.

El cálculo de las funciones trigonométricas está basado en rotaciones de vectores. La denominación CORDIC, es un acrónimo de COordinate Rotation DIgital Computer o en castellano, Computadora Digital para Rotación de Coordenadas.

El algoritmo CORDIC fue desarrollado originalmente como una solución digital para los problemas de navegación en tiempo real. El trabajo original es acreditado a Jack Volder [1] quien investigó el algoritmo CORDIC para el caso de rotaciones circulares. Ciertas extensiones a la teoría de CORDIC están basadas en trabajos de John Walther [5] entre otros, y proveen soluciones para una clase más amplia de funciones.

Como lo propuso Jack Volder el algoritmo CORDIC realiza únicamente operaciones de suma y desplazamiento, que lo hace idóneo para ser implementado en hardware. No obstante al implementar dicho algoritmo se puede optar por diversas arquitecturas de diseño y se debe balancear la complejidad del circuito respecto del desempeño. Las arquitecturas utilizadas para implementar el algoritmo CORDIC son, bit-paralela desplegada (Bit-Parallel Unrolled), bit-paralela iterativa (Bit-Parallel Iterative) y bit-serie iterativa (Bit-Serial Iterative) [2].

Problema a resolver

En el presente trabajo se estudia el algoritmo de cómputo numérico CORDIC y se describen algunas de sus variantes arquitecturales. Para comenzar se realizará una descripción a nivel funcional algorítmica con un alto nivel de abstracción del algoritmo en VHDL, utilizando aritmética en punto flotante proporcionada por el lenguaje. El propósito es validar el funcionamiento de algoritmo mediante el cálculo del seno, del coseno y del arcotangente. Seguidamente se realizará la descripción de dos de las arquitecturas mas comunes (CORDIC bit-paralelo desplegado y CORDIC bit-paralelo iterativo) utilizando aritmética de punto fijo como forma de representación numérica.

La descripción de las arquitecturas particulares, se llevará a cabo a partir del funcionamiento correcto de la descripción funcional algorítmica. Otro aspecto interesante es la modificación de los parámetros principales que afectan a las arquitecturas, ancho de palabra y número de iteraciones. Para verificar el funcionamiento de las descripciones, se utilizarán como referencia a las funciones seno, coseno y arcotangente. La validación se llevará a cabo utilizando MATLAB™ como herramienta de comparación.

Objetivos a cumplir

Objetivo primario

Estudiar el algoritmo de cómputo numérico CORDIC y utilizar el lenguaje de descripción de hardware VHDL para describir algunas de sus variantes arquitecturales, utilizando aritmética de punto fijo.

Objetivo secundario

Realizar simulaciones de las arquitecturas descriptas, modificando los parámetros que afectan a las mismas (ancho de palabra y número de iteraciones) para validar su funcionamiento y determinar la exactitud que se obtiene en los resultados basándose en el cálculo de las funciones seno, coseno y arcotangente.

Motivaciones y expectativas

La descripción de este algoritmo trae aparejado una serie de aspectos altamente positivos en el área del diseño de hardware considerado desde una perspectiva informática.

Es necesario realizar un estudio profundo de las técnicas de diseño utilizadas tanto para circuitos combinatorios como secuenciales, logrando la interiorización y comprensión de las metodologías, técnicas y herramientas de software utilizadas comúnmente en ingeniería, pero esta vez dentro del ámbito de la informática.

Este trabajo no se limita sólo a un estudio teórico, sino que el resultado se vea reflejado en una descripción terminada que en un futuro pueda ser implementada en una plataforma específica con cambios adecuados.

Por otra parte éste desarrollo obliga al estudio de las tres arquitecturas más comunes del algoritmo, culminando con la descripción y simulación de dos de las mismas.

Por otra parte el algoritmo CORDIC presenta una serie características importantes:

- El cálculo de las funciones seno y coseno se lleva a cabo en forma simultánea.
- Puede ampliarse fácilmente en un futuro para realizar el cálculo, no sólo de funciones circulares, sino también de funciones hiperbólicas y lineales.
- Está basado únicamente en sumas y desplazamientos resultando especialmente idóneo para ser descrito en hardware.

Organización del Informe

El presente informe se dividió en cinco capítulos, las conclusiones y cinco anexos.

El *capítulo 1* trata en profundidad los aspectos matemáticos del algoritmo CORDIC, así como sus casos, empezando por el caso circular para concluir con una breve explicación de los casos lineal e hiperbólico. El capítulo concluye con la explicación de las variantes arquitecturales del algoritmo, abordando cada una de las arquitecturas más comunes utilizadas para su implementación.

Los *capítulos 2 y 3* tratan sobre metodologías de diseño de hardware tradicionales y asistidas por computadora explicando con gran detalle el lenguaje de diseño VHDL. Se culmina el capítulo 3 con la exposición de diversas metodologías para generar bancos de prueba en VHDL, módulos vitales para llevar a cabo la simulación de un diseño.

El *capítulo 4* realiza un análisis previo explicando cuales son las arquitecturas descritas y las herramientas utilizadas, para continuar con la descripción detallada cada una de las arquitecturas y sus componentes. Se comienza por la descripción funcional algorítmica, pasando finalmente a la descripción de las arquitecturas particulares. En este capítulo también se introducen técnicas estudiadas sobre diseño de sistemas digitales.

Los detalles de simulación de las arquitecturas descritas se explican en el *capítulo 5*. Como resultado de la simulación se obtienen resultados que permiten validar el funcionamiento correcto de las descripciones, así como observar la exactitud que se obtiene en los resultados al alterar los parámetros que afectan a las descripciones (ancho de palabra y número de iteraciones). No se realiza un estudio detallado de errores, se analizan los resultados obtenidos durante las simulaciones. Las simulaciones se basaron en el cálculo del seno, del coseno y del arcotangente.

En la sección *conclusiones*, se exponen las conclusiones obtenidas acerca del uso de VHDL, de la descripción del algoritmo CORDIC y de la exactitud numérica alcanzada durante la simulación. Por último se presentan algunas perspectivas acerca de trabajos futuros.

Los anexos, denominados *A, B, C y D*, abordan temas con consideraciones sobre convergencia del algoritmo CORDIC, lógica booleana, uno de los scripts de MATLAB™ utilizado para analizar los archivos producto de la simulación y algunos bancos de prueba desarrollados en VHDL para validar las descripciones. El anexo *E* contiene resultados adicionales sobre las simulaciones.

Por último se incluye una breve descripción sobre el contenido del CD-ROM adjunto.