

Planificación de tareas en Sistemas de Tiempo-Real

Claudio Aciti^{1,2}, Martín Rodríguez, Guillermo Arispe, Martín Beltrame, Mariano Castellano, Martín Errobidarth, Martín Fernández Gamen, Diego Gariboldi, Ignacio Luna, Santiago Rojo y Diego Tabares

¹ Departamento de Ciencia y Tecnología
Universidad Nacional de Tres de Febrero (UNTREF)
Valentín Gómez 4752 (+54-011-47593528) - Caseros - Buenos Aires

² Departamento de Computación y Sistemas
Universidad Nacional del Centro de la Provincia de Buenos Aires (UNCPBA)
Pinto 399 (+54-249-4385680) - Tandil - Buenos Aires
caciti@exa.unicen.edu.ar

Resumen

La presente línea de investigación promueve la temática de Sistemas de Tiempo Real en la carrera Ingeniería en Computación de la UNTREF. Preferentemente se profundiza el tema planificación de tareas de tiempo-real, tanto en mono/multi procesadores, como procesadores heterogéneos. Al ser una carrera sin egresados, se cuenta solo con alumnos, los cuales ya están abordando la implementación de una herramienta de simulación de tareas de sistemas de tiempo real con procesadores heterogéneos y la implementación de sistemas reales en diferentes plataformas.

Se pretende impulsar el desarrollo de las industrias, ubicadas en la región, vinculadas a proyectos de tipo Hardware/Software y fortalecer vínculos interuniversitarios.

Palabras clave: sistemas de tiempo real - sistemas embebidos - planificación de tareas

Contexto

La línea “Planificación de tareas de tiempo-real” está enmarcada dentro del proyecto interno de investigación “Técnicas de Aceleración en Arquitecturas Heterogéneas de Computación” radicado en UNTREF. Dicho proyecto es nuevo y forma parte de la reestructuración de la carrera Ingeniería en Computación. Participan tres profesores con posgrados y alumnos de la carrera. Además, se mantiene un vínculo directo con docentes y alumnos de la Universidad Nacional del Centro de la Provincia de Buenos Aires. El financiamiento está íntegramente a cargo de la UNTREF.

Introducción

Las nuevas tendencias del mercado junto con la baja capacidad de innovación tecnológica que poseen las PyMEs a nivel regional, plantean una problemática crucial para su sustentabilidad en el

mediano plazo. Uno de los pocos caminos posibles que las PyMEs tienen de acceder a procesos de innovación y transformación de la actividad, es asociándose entre sí y generar proyectos conjuntos con otras industrias e instituciones vinculadas al sistema científico tecnológico. Para ello, es necesario generar un conjunto de capacidades a las que concurran las habilidades, conocimientos, experiencias y talentos multidisciplinarios existentes en el país, para encontrarse y colaborar efectivamente en la generación de tecnologías, productos, servicios y procesos competitivos con proyección de largo plazo. Este proyecto pretende impulsar el desarrollo de sistemas de tiempo-real en las industrias ubicadas en la región.

Un sistema de tiempo-real (STR) es aquel que no solo depende de la corrección del resultado sino también del cumplimiento de un plazo de tiempo preestablecido. En general, los STR interactúan con el entorno que los rodea. En consecuencia, el cumplimiento de los plazos de tiempo es condición excluyente para su correcto funcionamiento [1]. Los STR se aplican en áreas tales como control digital, procesamiento de señales, sistemas de telecomunicación y sistemas multimedia, entre otros. Cada vez más, los sistemas informáticos utilizan STR empotrados, que cumplen con una tarea determinada de un sistema mayor. Esto conlleva una limitación de recursos (potencia de procesador, memoria, interfaces gráficas), y la necesidad de ejecutar tareas de tiempo-real (con distintas prioridades) concurrentemente [2][3][4]. La ejecución de estas tareas, en conjunto, hacen que la construcción de un STR tenga características específicas y diferentes, respecto a otros sistemas informáticos [5][6][7][8][9]. En los últimos años está teniendo un auge muy

importante debido a los cambios tecnológicos ocurridos, que permiten incorporar sistemas empotrados de tiempo-real en casi cualquier dispositivo electrónico, como parte de un sistema informático más grande. La necesidad de dotar a estos dispositivos de inteligencia y de que cumplan plazos de tiempo en sus respuestas (navegadores con GPS; teléfonos móviles, vehículos navegadores terrestres, aéreos y submarinos; robots bípedos, cuadrúpedos; etc.) [10][11] hace necesario que los futuros egresados de la UNTREF tengan una base de conocimiento que les permita desenvolverse de forma adecuada en el desarrollo de este tipo de sistemas.

Líneas de Investigación, Desarrollo e Innovación

Dicha línea de investigación recién inicia dentro de la universidad, por lo tanto es básica y los desarrollos son experimentales en el área de Sistemas de Tiempo Real. Está particularmente enfocado a la planificación de tareas con mono/multi procesadores y procesadores heterogéneos. Se está armando un laboratorio experimental que, al momento, cuenta con placas del tipo edu-CIAA, arduino, raspberry Pi, Intel Galileo y kits de freescale. El principal campo de aplicación, a mediano plazo, es la producción y tecnología de dispositivos de propósito dedicado y aquellos de propósito general con requerimientos de tiempo real que se comercialicen en industrias de la región.

Resultados y Objetivos

Si bien al momento no hay resultados directos, se está trabajando en el desarrollo de un prototipo de un

simulador de tareas de tiempo real con mono/multi procesadores y procesadores heterogéneos. Se espera en el transcurso de 2016 tener el prototipo funcionando. También se están realizando prácticas con la placa edu-CIAA, y se espera durante este año tener varios desarrollos experimentales en marcha. Además, se prevé el dictado de cursos introductorios para profesionales de la región con las plataformas Intel Galileo y edu-CIAA.

Formación de Recursos Humanos

El equipo de Sistemas de Tiempo Real es dirigido por un profesor con posgrado, quien se especializa en el tema “Análisis frecuencial de Sistemas de Tiempo Real en aplicaciones de control industrial”. También lo integran 3 alumnos de la UNTREF, uno de ellos lleva adelante una Beca de Entrenamiento (CIC) durante 2016 bajo el título “Simulador de planificador de tareas de tiempo-real con procesadores heterogéneos” y será su tesina de grado. También participan 5 alumnos quienes desarrollan el trabajo final de la materia Sistemas de Tiempo-Real y están relacionados al proyecto. Se espera que al menos dos continúen con el tema y presenten su tesina de grado.

Por otra parte, participan 2 alumnos quienes desarrollan sus trabajos finales de grado en la UNICEN y están directamente ligadas a esta línea y se prevé su exposición en el transcurso de este año.

Referencias

[1] P. A. Laplante, *Real-Time Systems Design & Analysis*. Wiley India Pvt. Ltd. (2006)

[2] *Sistemas de Tiempo Real y Lenguajes de Programación*, Burns A., Wellings A., 3ra

Edición, Addison Wesley, ISBN 84-7829-058-3. (2003)

[3] *Real-Time Systems*, Liu, J.W.S., Prentice Hall. ISBN 0-13-099651-3. (2000)

[4] *Real-Time Computer Control. An Introduction*, Bennet S., 2da Edición, Prentice Hall, ISBN 0-13-764176-1. (1994)

[5] G. Buttazzo. Rate Monotonic vs. EDF: Judgment Day. *Real-Time Systems*, Vol. 29, Issue 1, pp. 5-26. (2005)

[6] Sha, L., Abdelzaher, T., Árzn, K-E., Cervin, A., Baker, T., Burns, A., Caccamo, M., Lehoczky, J. and Mok, A. K. “Real Time Scheduling Theory: A Historical Perspective”. *Real-Time Systems* 28(2-3):101-155. (2004)

[7] G. Bernat, and R. Cayssials. “Guaranteed on-line weakly-hard realtime systems”. In *proc. 22nd IEEE Real-Time Systems Symposium*, pages 25-35, London. (2001)

[8] G. Buttazzo, M. Bertogna, and G. Yao. “Limited Preemptive Scheduling for Real-Time Systems. A Survey”. *IEEE Transactions on Industrial Informatics*, Vol. 9, No. 1, (2012)

[9] L. Sha, R. Rajkumar, and J. Lehoczky, “Priority inheritance protocols. An approach to real-time synchronization”. *IEEE Trans. Comput.*, vol. 39, no. 9, pp. 1175–1185. (1990)

[10] T. P. Baker, “Stack-based scheduling for realtime processes,” *Real-Time Syst.*, vol. 3, no. 1, pp. 67–99. (1991)

[11] E. Bini and G. C. Buttazzo, “Schedulability analysis of periodic fixed priority systems,” *IEEE Trans. Comput.*, vol. 53, no. 11, pp. 1462–1473. (2004)