

ESTUDIO PARA OPTIMIZAR EL DISEÑO DE INVERSORES CON TRANSFORMADORES DE BAJO COSTO

V. Serrano, D. Hoyos, M. Villena

Instituto de Investigación en Energías No Convencionales (INENCO)

Consejo de Investigación Universidad Nacional de Salta (CIUNSA)

Avenida Bolivia 5150 C.P. 4400 – Salta

Tel. 0387-4255578 – e-mail: serranovh@inenco.net

RESUMEN: El presente trabajo tiene como objetivo utilizar transformadores de bajo costo para el diseño de inversores. Se utilizó simulación en PC, un circuito integrado programable y una etapa de potencia conectada al transformador. También se brinda soporte para el reemplazo de transformadores, particularmente en lugares donde no se puede acceder al producto original porque se encuentra instalado en un lugar distante o por estar discontinuada la producción del mismo.

Palabras clave: diseño de inversor, transformador de bajo costo, FPGA

INTRODUCCIÓN

Los inversores son dispositivos que realizan la conversión de CC (Corriente Continua) en CA (Corriente Alterna). Con ellos se puede transferir energía desde un dispositivo que entrega CC (baterías, paneles solares y generadores eólicos) a uno que precisa corriente alterna para su normal funcionamiento. Antes del desarrollo de la tecnología de semiconductores, cuando se necesitaba CA a partir de una fuente de CC, se utilizaba un sistema de acople mecánico entre un motor de CC y un generador de CA, esto era satisfactorio para potencias superiores a 2KVA (Kilo Volt Amper). La potencia obtenida compensaba los gastos de funcionamiento y mantenimiento. Con el desarrollo de los semiconductores se comenzó a utilizar inversores estáticos diseñados con Tiristores también llamados SCR (Silicon Controlled Rectifiers) (Heller, 1968). Esto ocurrió finalizando la década del 60.

En los años 70 tuvo lugar el primer impulso para las energías no convencionales, que hasta ese momento no recibían mayores aportes para su desarrollo. Este apoyo fue originado con los acontecimientos mundiales por el precio del petróleo. A comienzo de los años 80 hubo un aumento en la concentración de gases que producían el efecto invernadero, esto trajo un nuevo incremento en el estudio y desarrollo de las energías no convencionales para la obtención de electricidad de manera limpia evitando contaminar el medio ambiente, se generó así un aumento en la producción de paneles solares. En la actualidad estos paneles forman parte de un sistema que también lo componen reguladores de carga, acumuladores eléctricos e inversores de CC a CA, en estos inversores se enfoca el presente estudio. El sistema antes mencionado se utiliza por lo general en instalaciones domiciliarias. De este modo se aprovecha el uso de energía solar para alimentar dispositivos de uso hogareño como pueden ser televisores, radioreceptores o iluminación

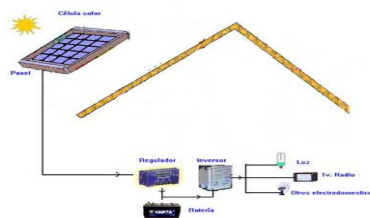


Figura 1: Esquema general

Desde hace unos pocos años el desarrollo de las FPGA (Field Programmable Gate Array) (Boemo y Sutter, 2007) permite implementar algoritmos de control que requieren cálculos complejos en sistemas que deben funcionar con una velocidad elevada. Antes del avance de esta tecnología se utilizaban integrados ASIC (Application Specific Integrated Circuit) de costo elevado, los cuales no podían ser utilizados en aplicaciones con volúmenes de producción pequeños o medianos. Otra ventaja de utilizar FPGA es la portabilidad del código VHDL debido a su universalidad, en contraposición con los lenguajes utilizados en Microcontroladores y DSP (Digital Signal Processors) que son propietarios. También el algoritmo puede ser fácilmente integrado en un sistema de mayor envergadura en una FPGA de mayor complejidad, de modo tal que se optimiza el tiempo de desarrollo en el nuevo sistema. Este trabajo se fundamentó en un diseño que se divide en diferentes etapas (figura 2). Primera etapa: diseño y simulación en PC. Segunda etapa: control, implementado en un circuito integrado FPGA Tercera etapa: potencia, que es la encargada de entregar la energía del acumulador eléctrico hacia el transformador con una tasa de transferencia comandada por la etapa de control.

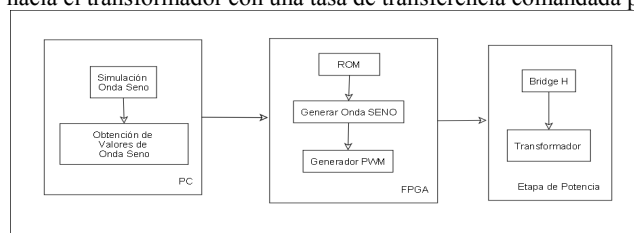


Figura 2: Diagrama de etapas de diseño

ETAPAS DE DISEÑO

Diseño y simulación de Onda Sinusoidal

En principio se simuló una onda sinusoidal con los valores de la tabla 1. Al observar que la onda simulada (figura 3) cumplía con un factor de forma adecuado a nuestras expectativas se tomaron estos valores binarios y se ingresaron al programa. Se utilizaron valores binarios de 4 bits para la simulación.

Valor de Tensión (binario)	0000	0011	0110	1000	1011	1100	1110	1111	1111	1111	1110	1100	1011	1000	0110	0011
----------------------------	------	------	------	------	------	------	------	------	------	------	------	------	------	------	------	------

Tabla 1: Valores de Tensión para Onda senoidal con 4 bits

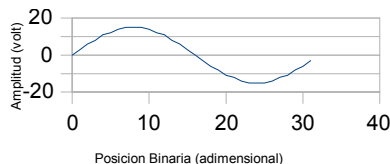


Figura 3: Onda generada mediante simulación

CONTROL CON FPGA

Para el desarrollo de la unidad de control se utilizó lenguaje de descripción de hardware VHDL. El significado de esta sigla proviene de VHDL = VHSIC + HDL. Donde VHSIC = Very High Speed Integrated Circuit (Circuitos integrados de muy alta velocidad) y HDL = Hardware Description Language (Lenguaje de descripción de hardware). VHDL permite definir circuitos integrados lógicos de alta complejidad, donde el funcionamiento de los mismos se describen, con tablas de verdad, ecuaciones lógicas o diagramas de estado. El desarrollo se realiza de manera automática y confiable lo cual proporciona mayor flexibilidad para implementar circuitos integrados. Después de realizar la descripción del circuito utilizando VHDL, se avanza hacia la etapa de simulación, existiendo varias herramientas diseñadas para tal fin. En este proyecto se utilizaron las herramientas de diseño proporcionadas por la empresa Xilinx.

El proceso de simulación se divide en dos partes. Una de ellas es la compilación, donde se analiza el código VHDL antes mencionado. La herramienta comprueba que la sintaxis de VHDL sea correcta y genera los archivos correspondientes para el funcionamiento adecuado en etapas más avanzadas. Otra etapa es la simulación propiamente dicha, aquí se toma el código previamente compilado y se simula su ejecución en la FPGA, para ello se presenta información en forma gráfica, donde se observa distintas formas de onda del circuito que se quiere implementar, de este modo se puede comprobar si cumple con las expectativas previas. El proceso de compilación y simulación se presenta en la figura 4.

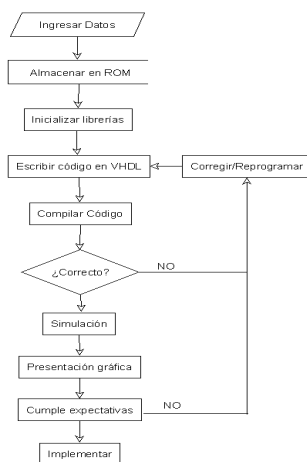


Figura 4: Procesos de Compilación y Simulación

Después de simular el código en VHDL y una vez comprobado que satisfaga las expectativas previamente planteadas, se realizan los procesos de síntesis e implementación.

Se define síntesis a la elaboración de un circuito integrado con tecnología de diseño especializada, en nuestro caso el proveedor de esta tecnología de diseño hardware fue la empresa Xilinx para su dispositivo FPGA: Spartan3. Se distingue en la etapa de diseño de la FPGA, funciones que se definen a continuación (Boemo y Sutter, 2007)

Síntesis: Es donde se convierte el código VHDL en un netlist. Se subdivide en dos partes: Una es el análisis y la comprobación del código VHDL. La otra parte es la compilación o síntesis, donde se traduce y optimiza el código VHDL en un conjunto de compuertas lógicas.

Traducción: Reúne los distintos netlist que se desarrollaron anteriormente y los unifica en uno solo. También observa que se cumplan reglas de diseño y especificaciones temporales.

Mapping: Es donde el diseño pasa a convertirse en CLBs y también en IOBs, que son componentes específicos de la FPGA.

Colocación y Rutado: Aquí se distribuyen los CLBs como los IOBS de un modo optimizado en toda la extensión de la FPGA. El rutado se encarga de guiar las redes lógicas por caminos ya definidos.

Generación del Bitstream: Es la última etapa de nuestro diseño, en donde se carga un archivo de carácter binario en la FPGA.

MODULACIÓN POR ANCHO DE PULSO

Es conocida mayormente por su siglas en idioma Inglés: PWM (Pulse Width Modulation). Esta definición se refiere a los cambios que recibe una señal formada por pulsos continuos (figura 6). Los parámetros que pueden modificarse son: Amplitud, ancho de pulso (determina la duración del pulso), y posición del pulso (Lechtaler y Fusario, 1995)

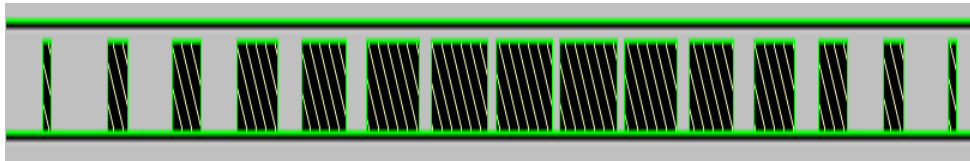


Figura 5: Modulación por ancho de pulso utilizada en la simulación

En el gráfico de la figura 5 se observa que la amplitud permanece constante como así también la posición del pulso (observe que los flancos ascendentes están a igual distancia), lo que varía es el ancho de cada pulso.

Aplicación PWM

Con los valores de la ROM (ver Tabla 1) se procedió a crear el código que entrega la modulación por ancho de pulso. Este tipo de modulación permite controlar los transistores de la etapa de potencia con la ventaja apreciable de aumentar, disminuir o hacer constante la tensión de salida, es decir obtener una regulación adecuada. Este hecho es de fundamental importancia para el desarrollo del presente trabajo. Otra ventaja importante de la PWM es que permite mejorar la forma de la onda, realizando cambios en los valores que provienen de la memoria ROM.

ETAPA DE POTENCIA

Ingresando en el plano eléctrico se optó por una etapa de potencia con semiconductores, en configuración puente H. Los semiconductores utilizados son transistores de efecto de campo llamados MOSFET (Metal Oxid Semiconductor Field Effect Transistor) (Boylestad y Nashelsky, 2003). El detalle de la topología puente H se muestra en la figura 6 donde se puede apreciar el sistema completo.

El funcionamiento básico de esta etapa se puede resumir de la siguiente forma: La etapa de control hace conducir a los transistores T1 y T4 que se comportan como interruptores cerrados, en el mismo instante T3 y T2 se encuentran bloqueados funcionando como interruptores abiertos por donde no circula corriente. El camino que recorre la corriente va desde el terminal positivo de la batería pasando por los terminales fuente-drenaje de T1, luego atraviesa el bobinado primario del transformador y continúa por los terminales drenaje-fuente del transistor T4. Todos los sucesos anteriormente descritos suceden en un tiempo igual al ancho de pulso que envía el control, es decir que no hay un flujo continuo de corriente (García y Gil, 2006). Esto tiene como consecuencia inmediata y beneficiosa el ahorro de energía, ya que los transistores no disipan potencia en forma permanente, solo cuando trabajan como interruptores cerrados. Para los transistores T2 y T3 el análisis se realiza de modo similar. (Brown, 1990)

La denominación de Puente H tiene relación con la forma de las ramas del circuito, la cual se asemeja a la letra H. En el primario del transformador es necesario conectar un filtro (condensador) para disminuir las componentes armónicas de la onda fundamental, y así adecuar la señal que se conecta al mismo

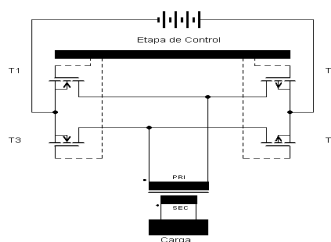


Figura 6: Configuración del Puente H

Características del transformador

El transformador que utilizamos presenta en su funcionamiento normal un rendimiento muy pobre, ya que la eficiencia apenas supera el 80%. Otro aspecto a tener en cuenta es la forma de onda, ya que al conectar el mismo a la línea de 220Vac. se nota claramente la distorsión que presenta en el secundario del mismo, aspecto que se muestra en la figura 7. Los motivos de este bajo rendimiento se encuentran en la calidad del núcleo, donde las pérdidas por histéresis y por corrientes parásitas o de Foucault se magnifican. Las deformaciones antes mencionadas se mejoran con el programa implementado, logrando así elevar el rendimiento.

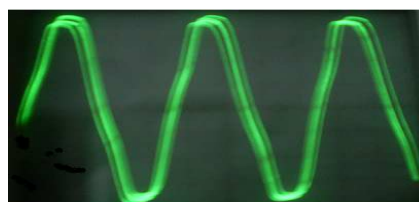


Figura 7: Forma de onda del transformador en modo normal

Parámetros del transformador

Cuando se necesitan pruebas de funcionamiento o la obtención de parámetros característicos, se realizan distintos ensayos con el transformador. Como se trata de ensayos en vacío, estos se llevan a cabo teniendo el secundario del transformador en cortocircuito o en aislación (Gómez et al., 2004)

Ensayo en vacío

Para realizar esta prueba se conecta el transformador a la tensión de trabajo, en casos habituales esta conexión es con la red eléctrica domiciliaria de 220 Vac. Para nuestro trabajo se conectó a la etapa de potencia como se detalló anteriormente. Este tipo de ensayo permite obtener las pérdidas en el núcleo. Esto se origina porque al no tener conectada ninguna carga en el secundario la corriente total que consume el transformador se debe en parte a la corriente de magnetización y a las corrientes de pérdidas. La primera se considera despreciable en comparación con la segunda. Se realizaron mediciones en dos transformadores. Uno de baja potencia (24 Vatios) y otro de 300 Vatios. Las mediciones obtenidas se presentan en la tabla 2, ambas fueron realizadas con la misma carga.

Transformador	Corriente de Vacío (A)	Corriente con carga (A)	Tensión de salida en vacío (V)	Tensión de salida con carga (V)
24 Vatios	0.62	0.64	82	73
300 Vatios	1.24	1.25	48	37

Tabla 2: Mediciones de ensayo con transformadores

Resultados

Después de realizar los distintos ensayos se optó por trabajar con el transformador de 24 Vatios. Este dispositivo presentaba mejor rendimiento debido a su mayor calidad en el núcleo. La onda obtenida se presenta en la figura 8.

Es aconsejable comparar la misma con la onda simulada que se muestra en la figura 3 y la onda que presenta el transformador en su funcionamiento habitual (220Vac a 12 Vac) de la figura 7

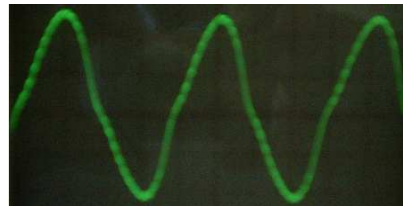


Figura 8: Forma de onda a la salida de un transformador con carga

CONCLUSIONES

La primera conclusión radica en el beneficio que aporta trabajar con algoritmos de control que generan una verdadera onda sinusoidal modulada por ancho de pulso. Se produce una disminución apreciable de componentes armónicos de alta frecuencia.

El desarrollo en lenguaje de descripción de hardware (VHDL) permite compensar las distorsiones producidas por el núcleo del transformador variando la información contenida en las ROM como se puede observar en las figuras 8 y 9. También se destaca que la onda obtenida mejora la que entrega el transformador cuando se conecta a la red eléctrica disminuyendo las deformaciones que presenta el mismo en su funcionamiento habitual.

De sucesivas pruebas variando la cantidad de puntos en la generación de la onda sinusoidal se encontró que con 32 puntos se obtenía una señal con bajo contenido de armónicos. Se debe destacar que el paso por cero de la señal es un problema de esta tecnología que debe ser ajustada con filtros pasivos a la salida del dispositivo.

El algoritmo de control obtenido puede ser utilizado en otros dispositivos o en sistemas de mayor envergadura.

REFERENCIAS

- Boemo E. y Sutter G. (2007) Diseño Lógica Programable: FPGAs, herramientas EDA y VHDL. Curso de postgrado UNSa
- Boylestad R. y Nashelsky L. (2003) Electrónica: Teoría de Circuitos y dispositivos electrónicos. Pearson.
- Brown M. (1990). Practical Switching Power Supply Design. Academic Press Inc. pp. 50-56.
- Deschamp J., Bioul A. y Sutter G. (2006) Synthesis of Arithmetic Circuits: FPGA, ASIC, and Embedded Systems. Wiley Interscience
- Gómez G., Alós M. y Soler A. (2004) Problemas resueltos de máquinas eléctricas. 1ª edición pp. 2-6, Thomson.
- Heller S. (1968) Rectificadores Controladores de Silicio. 1ª edición. pp 114 -120. Glem
- Lechtaler A y Fusario R. (1999) Tele-informática para Ingenieros en Sistemas de Información. 2ª edición pp. 212-213. Reverte
- García S. y Gil J. (2006). Electrónica de Potencia: Componentes, topologías y equipos. pp. 520-536. Thomson

ABSTRACT

This job aims to use low-cost transformer for the design of converters. Was used computer simulation, a programmable integrated circuit, and an power stage connected to the transformer. It also offers support for the replacement of transformers, particularly in places where you can not access the original product that is installed on a remote location or be discontinued its production

Keywords: design of converters, low-cost transformer, FPGA