

Sistemas de Tiempo Real Mixtos: Planificación en Sistemas Operativos de Tiempo Real Bajo Plataformas de Desarrollo Concretas

José M. Urriza, Mariano Ferrari, Javier D. Orozco, Ricardo Cayssials,
Francisco E. Páez, Gabriela Olguín, Lucas Schorb, Sebastián Lucas,
Rodrigo Tolosa

Departamento de Informática – Facultad de Ingeniería – Universidad Nacional
de la Patagonia San Juan Bosco – Sede Puerto Madryn
Bvln. Brown 3051, Puerto Madryn, Chubut
josemurriza@gmail.com

Resumen

Actualmente, en numerosos centros de investigación alrededor del mundo, este tema es investigado de manera intensiva, dado que es fundamental proveer de herramientas y soluciones, que permitan implementaciones tecnológicas que maximicen las prestaciones de los recursos computacionales, alcanzando así el menor costo posible y maximizando el ciclo de vida del producto final. Por otro lado, un diseño apropiado permite cumplir con los requerimientos establecidos por las aplicaciones, en conjunto con otros requerimientos adicionales como: el correcto manejo de la calidad de servicio para la ejecución de conjuntos de tareas mixtas y/o heterogéneas, el ahorro de energía, la robustez y la tolerancia a las fallas, entre otras.

Por otro lado, es importante encontrar un balance apropiado entre una implementación sencilla, robustez y eficiencia, dado que posibilita extender el ciclo de vida del software de tiempo real y mejorar las herramientas para el desarrollo de nuevas tecnologías, validación de la especificación, diseño, optimización y testeo.

Este proyecto plantea como objetivo general, el desarrollo de técnicas de modelado, diseño, análisis, optimización y testeo de sistemas embebidos con restricciones de tiempo y requerimientos mixtos, para diferentes plataformas de software y hardware, con un apropiado balance entre prestaciones, rendimiento y eficiencia.

Palabras clave: Sistemas de Tiempo Real Mixtos, Sistemas Embebidos, Sistemas Operativos de Tiempo Real

Contexto

El Proyecto “Sistemas de Tiempo Real Mixtos: Planificación en Sistemas Operativos de Tiempo Real Bajo Plataformas de Desarrollo Concretas” se encuentra inserto en la líneas de investigación de Sistemas de Tiempo Real (*STR*), Sistemas Embebidos (*SE*) y Sistemas Operativos de Tiempo Real (*SOTR*). En particular se busca la implementación sobre plataformas concretas de desarrollo como: Arduino, Arduino Due, mbed, CIAA, Raspberry Pi, Raspberry Pi B+, PCduino, las cuales el grupo de investigación en *STR* de la

UNPSJB sede Puerto Madryn posee en número.

El proyecto pretende desarrollar nuevas investigaciones en estas temáticas, mejorar las existentes, e implementarlas en algunas de las plataformas antes mencionadas.

Además se espera una activa participación de los doctores Orozco y Cayssials, pertenecientes al Departamento de Ingeniería Eléctrica y Computadoras de la UNS, y de larga trayectoria en esta temática, como miembros asesores.

El proyecto está acreditado por la Secretaria de Ciencia y Técnica de la UNPSJB, la cual también lo financia.

Introducción

Numerosos *SE* son utilizados en aplicaciones que poseen restricciones temporales, en la industria o situaciones cotidianas. Es por ello que resulta frecuente que posean un *SOTR*. Estos en muchos casos, suelen no ser eficientes en varios aspectos. Consecuentemente, el presente proyecto, investiga las técnicas, algoritmos y modelos actuales factibles de optimización para mejorar la eficiencia de los mismos.

En los Sistemas Embebidos de Tiempo Real (*SETR*), es complejo alcanzar altos niveles de eficiencia en el manejo de recursos, hecho que usualmente resulta en un compromiso de diseño. Es deseable por costo y consumo, contar con una arquitectura e implementación de hardware suficiente, pero no excesivamente sobredimensionada, la cual incrementaría costos, y generaría otro tipo de requerimientos que muchas veces va en contra de los objetivos de diseño planteados. Por ejemplo, sobredimensionar el procesador trae acarreado un incremento en el consumo de energía, lo que genera mayor disipación de calor y, si el sistema es

móvil, mayor consumo de batería, etc. Este punto es un desafío ya que existen numerosos desarrollos teóricos que, en la práctica, no están disponibles para resolver ciertas clases de aplicaciones.

Estos temas son investigados desde diversos puntos. Primero, es encontrar herramientas de diseño y testeo que permitan minimizar los recursos empleados por el sistema. Segundo, es como utilizar el sobrante en potencia de cómputo para ejecutar tareas mixtas, ahorrar energía, etc.

Además, en la actualidad, tan solo el 2% del total de los microprocesadores fabricados, corresponden a computadoras personales (grandes procesadores). Por lo tanto, el 98% restante son utilizados en dispositivos de propósito dedicado o *SE* (como teléfonos, microondas, etc.) con lo cual es necesario adecuar las herramientas de diseño, y desarrollar las que fueren necesarias, para abordar esta problemática particular, para darle a la industria soluciones eficientes. Esto incluye herramientas de análisis y clasificación de requerimientos, modelado, diseño, validación y verificación.

Lo expuesto revela una necesidad disciplinar, que es la principal motivación del presente proyecto: desarrollar nuevas técnicas analíticas en el área de la planificación de sistemas tiempo real y en la medida de lo posible, su aplicación experimental a fin de evaluar su rendimiento.

Como motivaciones socioeconómicas se pueden nombrar: las reducciones en los costos de producción, menor consumo de energía, miniaturización del dispositivo, menor contaminación ambiental debido al menor consumo, menores requerimientos de hardware, mejores prestaciones para los usuarios acompañada de reducción de costos de equipos, desarrollo de nuevas aplicaciones, mejor adaptabilidad de los

diseños a las crecientes reducciones del ciclo de vida del producto, etc.

Desde el punto de vista regional, se generará nuevos recursos humanos de alta capacidad. Esto permitirá mejorar las cadenas de valor, por el aporte de competencias distintivas en diferentes áreas de la producción industrial, desde la innovación de segmentos clásicos de la producción a la captación de nuevas áreas productivas alrededor del desarrollo de la electrónica y el software embebido. Esto beneficia en particular, satisfacer la demanda generada por la nueva generación de productos del área de las TICs. A tal fin, este proyecto incluye alumnos, futuros profesionales que se verán capacitados en esta disciplina.

Líneas de Investigación, Desarrollo e Innovación

Las líneas de investigación del proyecto “Sistemas de Tiempo Real Mixtos: Planificación en Sistemas Operativos de Tiempo Real Bajo Plataformas de Desarrollo Concretas” son: Sistemas de Tiempo Real (*STR*), Sistemas Embebidos (*SE*) y Sistemas Operativos de Tiempo Real (*SOTR*) y sus subramas de las mismas.

Resultados y Objetivos

Los objetivos pueden resumirse en los siguientes:

- Continuar la investigación sobre los *SOTR* más relevantes para sistemas embebidos (*FreeRTOS*, *RTOSosek*, *MarteOS*, etc.), en particular cómo implementan la administración de sus recursos, cumpliendo con las constricciones temporales impuestas por las tareas que conforman el sistema. También, seguir investigando las plataformas en las cuales estos *SOTR* ejecutan.

- Determinar la factibilidad y aplicabilidad de los métodos teóricos en los entornos prácticos estudiados. Proponer mejoras o nuevas técnicas y/o re-formulaciones a las técnicas existentes para el manejo de recursos, temporales y espaciales.
- Implementar y validar las técnicas y métodos propuestos sobre plataformas de desarrollo concretas, modificando los *kernels* de los *SOTR* mencionados o mediante tareas administradoras de recursos.
- Publicar las investigaciones realizadas. Además, fomentar y difundir las tareas de investigación en la Universidad con trabajos y cursos.
- Mejorar la formación de recursos humanos, brindando gran participación a los alumnos.

Los resultados del proyecto todavía no pueden evaluarse dado que el mismo comienza en octubre del presente año. Sin embargo en las referencias y bibliografía se puede observar la producción de proyectos actuales y pasados del grupo de investigación, todos en líneas de investigación relacionadas con el presente proyecto.

Como resultados del proyecto, además de los trabajos académicos y de divulgación científica, se espera mejorar la eficiencia de dispositivos de propósito dedicado desarrollando, mejorando e implementando nuevos métodos y técnicas de planificación dentro del núcleo de un *SOTR*.

En los proyectos que anteceden a este, y que son base para la ejecución del mismo, se ha construido un simulador de *STR*, un generador de *STR* para alimentar al simulador y se han publicado varios trabajos en congresos nacionales e internacionales, así como trabajos en

revistas ([1, 2, 3, 4, 5, 6, 7, 8, 9, 10, 11, 12, 13, 14, 15, 16, 17, 18, 19]).

Se han implementado métodos de *Slack Stealing (SS)* en los *SOTR MarteOS (PC)* [20] y *FreeRTOS (Arduino, mbed, CIAA)* [21], para la administración del tiempo ocioso. La implementación sobre *FreeRTOS*, además, está diseñada para facilitar la programación de nuevos algoritmos de cálculo de *slack* en línea. Se desarrolló también un *framework* para implementar políticas de planificación a *nivel de usuario*, denominado *HST*, sobre *FreeRTOS* [22]. Mediante *HST* se han implementado políticas de planificación tales como *EDF*, *RM+SS* y *Dual Priority*, sin necesidad de alterar el *kernel* del *SOTR*. El código fuente de estos desarrollos está disponible en el sitio web del *Real Time Systems Group UNPSJB Sede Puerto Madryn*¹. Por medio de estas herramientas y desarrollos se facilitara la implementación y evaluación de cualquier nueva técnica resultado del trabajo en el presente proyecto.

Actualmente, se está implementado un método de *SS* en el *kit* Lego Mindstorm NXT 2.0 (*NXT OSEK*), cuya finalización se dará en el marco de este proyecto.

Formación de Recursos Humanos

En este proyecto de investigación participan 9 personas, de las cuales 6 son docentes, 4 de los mismos son docentes con el grado de doctor y 1 está en proceso de obtener su título de doctor antes de que finalice el presente proyecto, con una Beca Doctoral de CONICET. Además, los 3 alumnos son de la carrera Licenciatura en Informática de la Sede Puerto Madryn de la UNPSJB, los cuales realizan actividades dentro del grupo de investigación en STR y han comenzado

sus tesinas de grado que se espera que finalice en el marco de este proyecto

Referencias

- [1] B. Novelli, J. C. B. Leite, J. M. Urriza, and J. D. Orozco, "Regulagem Dinâmica de Voltagem em Sistemas de Tempo Real," in *XXXII Seminário Integrado de Software e Hardware (SBC 2005 SEMISH)*, Unisinos -Sao Leopoldo, Brazil, 2005.
- [2] J. M. Urriza, R. Cayssials, and J. D. Orozco, "Optimización del Cálculo del Tiempo Ocioso en Planificadores DVS con Tiempos de Ejecución Variables," in *XXXII Conferencia Latinoamericana de Informática, Clei 2006*, Santiago, Chile, 2006.
- [3] J. M. Urriza, R. Cayssials, J. D. Orozco, and J. C. B. Leite, "Modelo de Tareas para recuperacion de Slack para Aplicaciones en Sistemas Enbebidos con DVS," Dep. de Ing. Eléctrica y Computadoras, Universidad Nacional del Sur, Argentina., Bahía Blanca, Reporte Interno22 de Mayo 2005.
- [4] J. M. Urriza, B. Novelli, J. C. B. Leite, and O. Javier Dario, "Economia de energia em dispositivos móveis," in *VI Workshop de Comunicação sem Fio e Computação Móvel*, Fortaleza, CE, Brasil, 2004, pp. 48–56.
- [5] J. M. Urriza, R. Cayssials, and J. D. Orozco, "A Fast Slack Stealing Method for embedded Real-Time Systems," Dep. de Ing. Eléctrica y Computadoras, Universidad Nacional del Sur, Argentina., Bahía Blanca, Internal ReportMay 31 2005.
- [6] J. M. Urriza, J. D. Orozco, and R. Cayssials, "Fast Slack Stealing methods for Embedded Real Time Systems," in *26th IEEE International Real-Time Systems Symposium (RTSS 2005) - Work In Progress Session*, Miami, EEUU, 2005, pp. 12-16.
- [7] R. M. Santos, J. M. Urriza, J. Santos, and J. D. Orozco, "New methods for redistributing slack time: applications and comparative evaluations," *The Journal of Systems & Software*, vol. 70-2, pp. 115-128, 2004.
- [8] J. M. Urriza, R. Cayssials, and J. D. Orozco, "Optimización on-line de Sistemas de Tiempo Real con Computación Imprecisa Basados en Recompensas.," in *32 JAIIO AST2003*, Buenos Aires, Argentina, 2003.
- [9] J. M. Urriza, J. Santos, and J. D. Orozco, "Un Algoritmo para la Diagramación de Tareas No-Duras mediante el Cálculo del Slack Time Disponible en cada Instante," in *XXIX Conferencia Latinoamericana de Informática. CLEI*, Bolivia, La Paz, 2003.
- [10] J. M. Urriza, J. D. Orozco, R. Cayssials, and L. Schorb, "Reduced Computational Cost in the Calculation of Worst Case Response Time for Real Time Systems," *Journal of Computer Science & Technology*, vol. 9, pp. 72-81, 2009.
- [11] J. M. Urriza, J. D. Orozco, C. Buckle, and R. Cayssials, "Ahorro de Energía en Dispositivos con un SO de Tiempo Real que planifican en RM o

¹ <http://www.rtsg.unp.edu.ar>

- DM," in *Encuentro Chileno de Computacion*, Santiago, Chile, 2009.
- [12] J. M. Urriza, R. Cayssials, and E. Ferro, "Hardware Co-Processing Unit For Real-Time Scheduling Analsys," presented at the VI Southern Conference on Programmable Logic 2010 - Designer Forum 2010, Ipojuca Porto Galinhas Beach, Brazil, 2010.
- [13] J. M. Urriza, F. E. Paez, R. Cayssials, J. D. Orozco, and L. Schorb, "Low Cost Slack Stealing Method for RM/DM," *International Review in Computers and Software (IRECOS)*, vol. 5, pp. 660-667, 2010.
- [14] G. Olguín, L. Biscayart, and J. M. Urriza, "Generador de Conjuntos de Tareas para Simulación en Sistemas de Tiempo Real," presented at the JAIIO 39 - Jornadas de Informática Industrial (JII) 2010, Buenos Aires, 2010.
- [15] C. E. E. Buckle, J. M. Urriza, and F. E. Paez, "Transitando Hacia las Bases de Datos de Tiempo Real," in *JAIIO 39 - Jornadas de Informática Industrial (JII) 2010*, Buenos Aires, 2010, pp. 1901-1915.
- [16] L. Moreno, C. Geymonat, and J. M. Urriza, "Conceptos de Tiempo Real Aplicados a la Informática Industrial," presented at the CACIC 2011 - XVII Congreso Argentino de Ciencias de la Computación, La Plata, Arg., 2011.
- [17] F. E. Paez, J. M. Urriza, J. D. Orozco, and C. R. Buckle, "Un Modelo de Eventos Discretos para la Simulación de Sistemas de Tiempo Real," presented at the CACIC 2011 - XVII Congreso Argentino de Ciencias de la Computación, La Plata, Arg., 2011.
- [18] C. E. Buckle, J. M. Urriza, D. P. Barry, and F. E. Paez, "Tipo de Dato Abstracto para Sistemas de Bases de Datos de Tiempo Real," presented at the CACIC 2011 - XVII Congreso Argentino de Ciencias de la Computación, La Plata, Arg., 2011.
- [19] G. Olguin, L. Biscayart, and J. M. Urriza, "Generación de Tareas Periódicas y Aperiódicas para Simulación de Sistemas de Tiempo Real," presented at the JAIIO 40 - Jornadas de Informática Industrial 2011, Cordoba, Arg., 2011.
- [20] L. A. Díaz, F. E. Páez, J. M. Urriza, J. D. Orozco, and R. Cayssials, "Implementación de un Método de Slack Stealing en el Kernel de MaRTE OS," *43 JAIIO (Jornadas Argentinas de Informática)*, vol. 3º Simposio Argentino de Informatica Industrial (SII), pp. 13-24, Septiembre 2014.
- [21] F. Paez, J. M. Urriza, R. Cayssials, and J. D. Orozco, "Métodos de Slack Stealing en FreeRTOS," in *44 Jornadas Argentinas de Informática (JAIIO)*, Rosario, 2015.
- [22] F. E. Paez, J. M. Urriza, R. Cayssials, and J. D. Orozco, "FreeRTOS user mode scheduler for mixed critical systems," in *Embedded Systems (CASE), 2015 Sixth Argentine Conference on*, 2015, pp. 37-42.